

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-060076

(43)Date of publication of application : 06.03.2001

(51)Int.Cl.

G09G 3/30

G09G 3/20

(21)Application number : 2000-166170

(71)Applicant : SONY CORP

(22)Date of filing : 02.06.2000

(72)Inventor : SEKIYA MITSUNOBU
YUMOTO AKIRA

(30)Priority

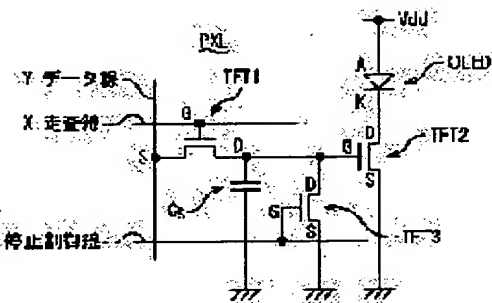
Priority number : 11170577 Priority date : 17.06.1999 Priority country : JP

(54) PICTURE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To perform the satisfactory design of a picture display device by increasing the degree of freedom in designing active elements inside of pixels and to make freely and simply adjustable the display luminance of the device.

SOLUTION: Each pixel PXL includes a light emitting element OLED whose luminance is changed by the amount of a current to be supplied, a TFT 1 which is controlled by a scanning line X and has a function writing luminance information applied from a data line Y to the pixel and a TFT 2 having a function controlling the amount of the current to be supplied to the OLED in accordance with the written luminance information. The writing of the luminance information to each pixel PXL applies an electric signal in accordance with the luminance information to the data line Y in a state in which the scanning line X is selected. The luminance information written in each pixel is held at each pixel even after the scanning line X becomes a non-selection and a light emitting element of each pixel can maintain the lighting with the luminance in accordance with the held information. Moreover, this device has a stoppage control line Z forcibly turning off the light emitting elements of respective pixels connected to the same scanning line X at least with a scanning unit and the line Z makes respective light emitting element to be in turned-off states from the turned-on states in the interval of a scanning cycle when the information are written in for every pixel, then a new luminance information is to be written in it.



LEGAL STATUS

[Date of request for examination]

10.05.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The scanning line for choosing a pixel in a predetermined scan cycle and the data line which gives the brightness information for driving a pixel are arranged in the shape of a matrix. Each pixel The first active element which has the function which writes the brightness information which was controlled by the light emitting device from which brightness changes with the amounts of currents supplied, and the scanning line, and was given from the data line in a pixel, The second active element which has the function which controls the amount of currents supplied to this light emitting device according to this ***** rare ***** is included. The writing of the brightness information to each pixel It is carried out by impressing the electrical signal according to brightness information to the data line, where the scanning line is chosen. In the image display device which can maintain burning by the brightness according to the brightness information by which the brightness information written in each pixel was held at each pixel even after the scanning line was un-choosing, and the light emitting device of each pixel was held It has the control means which switches off compulsorily at least the light emitting device of each pixel connected to the same scanning line per scanning line. The image display device characterized by changing a light emitting device into a putting-out-lights condition from a burning condition while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel.

[Claim 2] Said control means is an image display device according to claim 1 characterized by the ability to adjust the event of switching a light emitting device to a putting-out-lights condition from a burning condition while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel.

[Claim 3] Said control means contains the third active element connected to the gate of this second active element that consists of an insulated gate field effect transistor. It is possible to control the gate potential of this second active element by the control signal given to this third active element, and to switch off this light emitting device. This control signal The image display device according to claim 1 characterized by being given to the third active element contained in each pixel on the same scanning line through each scanning line and the halt control line formed in parallel.

[Claim 4] It is the image display device according to claim 1 characterized by being given to the third active element contained in each pixel on the same scanning line through the halt control line which said control means can intercept the current which flows to this light emitting device according to the control signal given to this third active element including the third active element connected with this light emitting device at the serial, and formed this control signal in each scanning line and parallel.

[Claim 5] It is the image display device according to claim 1 which each light emitting device consists of a one terminal pair network component which has rectification, one terminal is connected to the second corresponding active element, and common connection of the other-end child is made in each pixel on the same scanning line, and is electrically separated between the scanning lines, and is characterized by for said control means controlling the potential of the other-end child by whom common connection of the two terminal each component was made, and switching off a two terminal each component.

[Claim 6] Said control means is an image display device according to claim 1 characterized by writing in

the information which chooses the scanning line again and expresses brightness zero to each pixel from the data line, and switching off the light emitting device of each pixel while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel.

[Claim 7] Said control means is an image display device according to claim 1 characterized by controlling the potential of the gate of the insulated gate field effect transistor which constitutes said second active element, and switching off this light emitting device by controlling the potential of the other end of this capacitive element including the capacitive element by which the end was connected to the gate of the insulated gate field effect transistor which constitutes the second active element by which each pixel controls the amount of currents which flows to this light emitting device.

[Claim 8] Said control means is an image display device according to claim 1 characterized by controlling at least a burning [of the light emitting device contained in each pixel], and putting-out-lights event per scanning line within a 1 scan cycle after brightness information is written in each pixel.

[Claim 9] It is the image display device according to claim 1 characterized by said control means switching off the light emitting device contained in each pixel of red, green, and blue when separate while connecting each pixel of red, green, and blue to the same scanning line in common.

[Claim 10] Said light emitting device is an image display device according to claim 1 characterized by being an organic electroluminescent element.

[Claim 11] The scanning line for choosing a pixel in a predetermined scan cycle and the data line which gives the brightness information for driving a pixel are arranged in the shape of a matrix. Each pixel The first active element which has the function which writes the brightness information which was controlled by the light emitting device from which brightness changes with the amounts of currents supplied, and the scanning line, and was given from the data line in a pixel, It is the actuation approach of the image display device containing the second active element which has the function which controls the amount of currents supplied to this light emitting device according to this ***** rare ***** and the writing of the brightness information to each pixel is in the condition that the scanning line was chosen. It is carried out by impressing the electrical signal according to brightness information to the data line. The brightness information written in each pixel is held at each pixel, even after the scanning line is un-choosing. The light emitting device of each pixel maintains burning by the brightness according to the held brightness information. The light emitting device of each pixel connected to the same scanning line can be compulsorily switched off per scanning line at least. The actuation approach of the image display device characterized by changing a light emitting device into a putting-out-lights condition from a burning condition while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel.

[Claim 12] The actuation approach of the image display device according to claim 11 characterized by the ability to adjust the event of switching a light emitting device to a putting-out-lights condition from a burning condition while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel.

[Claim 13] It is the actuation approach of the image display device according to claim 11 characterized by giving the third active element contained in each pixel on the same scanning line through the halt control line which it is possible to connect the third active element to the gate of this second active element that consists of an insulated gate field effect transistor, to control the gate potential of this second active element by the control signal given to this third active element, and to switch off this light emitting device, and formed this control signal in each scanning line and parallel.

[Claim 14] It is the actuation approach of the image display device according to claim 11 characterized by giving the third active element contained in each pixel on the same scanning line through the halt control line which it is possible to intercept the current which flows to this light emitting device according to the control signal which connects the third active element to this light emitting device and a serial, and is given to this third active element, and formed this control signal in each scanning line and parallel.

[Claim 15] It is the actuation approach of the image display device according to claim 11 which each light emitting device consists of a one terminal pair network component which has rectification, one terminal is connected to the second corresponding active element, and common connection of the other-end child is made in each pixel on the same scanning line, and is characterized by to dissociate electrically, to control the potential of the other-end child by whom common connection of the two terminal each component was made between the scanning lines, and to switch off a two terminal each component.

[Claim 16] The actuation approach of the image display device according to claim 11 characterized by writing in the information which chooses the scanning line again and expresses brightness zero to each pixel from the data line, and switching off the light emitting device of each pixel while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel.

[Claim 17] Each pixel is the actuation approach of the image display device according to claim 11 characterized by controlling the potential of the gate of the insulated gate field effect transistor which constitutes said second active element by controlling the potential of the other end of this capacitative element including the capacitative element by which the end was connected to the gate of the insulated gate field effect transistor which constitutes the second active element which controls the amount of currents which flows to this light emitting device, and switching off this light emitting device.

[Claim 18] The actuation approach of the image display device according to claim 11 characterized by controlling at least a burning [of the light emitting device contained in each pixel], and putting-out-lights event per scanning line within a 1 scan cycle after brightness information is written in each pixel.

[Claim 19] The actuation approach of the image display device according to claim 11 characterized by switching off red, green, and the light emitting device contained in each blue pixel when separate while connecting each pixel of red, green, and blue to the same scanning line in common.

[Claim 20] Said light emitting device is the actuation approach of the image display device according to claim 11 characterized by using an organic electroluminescent element.

[Claim 21] The scanning line for choosing a pixel in a predetermined scan cycle and the data line which gives the brightness information for driving a pixel are arranged in the shape of a matrix. Each pixel The first active element which has the function which writes the brightness information which was controlled by the light emitting device from which brightness changes with the amounts of currents supplied, and the scanning line, and was given from the data line in a pixel, The second active element which has the function which controls the amount of currents supplied to this light emitting device according to this ***** rare ***** is included. The writing of the brightness information to each pixel It is carried out by impressing the electrical signal according to brightness information to the data line, where the scanning line is chosen. In the image display device which can maintain burning by the brightness according to the brightness information by which the brightness information written in each pixel was held at each pixel even after the scanning line was un-choosing, and the light emitting device of each pixel was held It has the control means which switches off compulsorily the light emitting device of each pixel connected to each scanning line. It is the image display device which changes a light emitting device into a putting-out-lights condition from a burning condition while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel. It is the image display device characterized by said control means switching off the light emitting device contained in each pixel of red, green, and blue when separate while connecting each pixel of red, green, and blue to the same scanning line in common.

[Claim 22] The scanning line for choosing a pixel in a predetermined scan cycle and the data line which gives the brightness information for driving a pixel are arranged in the shape of a matrix. Each pixel The first active element which has the function which writes the brightness information which was controlled by the light emitting device from which brightness changes with the amounts of currents supplied, and the scanning line, and was given from the data line in a pixel, It is the actuation approach of the image

display device containing the second active element which has the function which controls the amount of currents supplied to this light emitting device according to this ***** rare ***** and the writing of the brightness information to each pixel is in the condition that the scanning line was chosen. It is carried out by impressing the electrical signal according to brightness information to the data line. The brightness information written in each pixel is held at each pixel, even after the scanning line is unchoosing. The light emitting device of each pixel maintains burning by the brightness according to the held brightness information. The light emitting device of each pixel connected to each scanning line can be switched off compulsorily. It is the actuation approach which changes a light emitting device into a putting-out-lights condition from a burning condition while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel. The actuation approach of the image display device characterized by switching off red, green, and the light emitting device contained in each blue pixel when separate while connecting each pixel of red, green, and blue to the same scanning line in common.

[Claim 23] In the image display device which turns on a pixel according to brightness information within the 1 scan cycle period when the second new brightness information is written in after the first brightness information is written in a pixel The data line which gives the brightness information for being formed in the direction which intersects perpendicularly with the scanning line which chooses each pixel in a predetermined scan cycle, and this scanning line, and turning on the above-mentioned pixel, The first active element which is controlled by the above-mentioned scanning line and incorporates the above-mentioned brightness information, The image display device characterized by having the second active element which converts the above-mentioned brightness information into the electrical signal used for actuation of the above-mentioned pixel, and having the control means which changes the above-mentioned pixel into a putting-out-lights condition from a burning condition within a up Norikazu scan cycle period.

[Claim 24] The above-mentioned control means is an image display device according to claim 23 characterized by adjustable being possible in the time amount of a before [from the above-mentioned burning condition / the above-mentioned lights-out] within a up Norikazu scan cycle period.

[Claim 25] It is the image display device according to claim 23 which the second active element of the above is an insulated gate field effect transistor, and the above-mentioned control means has the third active element connected to the gate of this insulated gate field effect transistor, and is characterized by controlling this third active element by the above-mentioned scanning line and the control line formed in abbreviation parallel.

[Claim 26] It is the image display device according to claim 23 which the above-mentioned control means has the third active element prepared in the second active element of the above at the serial, and is characterized by controlling this third active element by the above-mentioned scanning line and the control line formed in abbreviation parallel.

[Claim 27] It is the image display device according to claim 23 which, as for the above-mentioned light emitting device, the above-mentioned pixel has the first and the second terminal including a light emitting device, the second terminal of the above is connected to predetermined reference potential while the first terminal of the above is connected to the second active element of the above, and is characterized by the above-mentioned control means making the above-mentioned light emitting device switch off by carrying out adjustable control of the above-mentioned reference potential.

[Claim 28] The above-mentioned control means is an image display device according to claim 23 characterized by switching off this pixel by reselecting the above-mentioned scanning line within a up Norikazu scan cycle period, and supplying to a pixel the brightness information which expresses brightness zero from the above-mentioned data line, after the above-mentioned scanning line is chosen.

[Claim 29] The above-mentioned control means is an image display device according to claim 23 characterized by controlling the potential of the gate of the insulated gate field effect transistor which constitutes said second active element, and switching off a pixel by controlling the potential of the other

end of this capacitative element including the capacitative element by which the end was connected to the gate of an insulated gate field effect transistor where each pixel constitutes this second active element.

[Claim 30] The above-mentioned control means is an image display device according to claim 23 characterized by switching off the above-mentioned pixel for every above-mentioned scanning line.

[Claim 31] It is the image display device according to claim 23 which the above-mentioned pixel has the light emitting device of blue, green, and red, and is characterized by the ability of the above-mentioned control means to switch off the light emitting device of this blue, green, and red by different time amount.

[Claim 32] It is the image display device according to claim 23 which the second active element of the above converts brightness information into the current used for actuation of a pixel, and is characterized by each pixel having a light emitting device using the organic substance which emits light according to a current.

[Claim 33] It has the scanning-line actuation circuit where the vertical clock for making sequential selection of the above-mentioned scanning line is inputted. The above-mentioned control means It has the control circuit which chooses the control line which the predetermined vertical clock which carried out period delay was inputted, and formed the above-mentioned vertical clock in the above-mentioned scanning line or this, and parallel. The above-mentioned scanning line While sequential selection is made by the above-mentioned scanning-line actuation circuit synchronizing with the above-mentioned vertical clock and turning on the above-mentioned pixel The image display device according to claim 23 characterized by switching off this pixel through the above-mentioned control line within a up Norikazu scan period synchronizing with the vertical clock by which delay was carried out [above-mentioned] after this burning in this control circuit.

[Claim 34] It is the image display device according to claim 33 which has the data-line actuation circuit which gives brightness information to the above-mentioned data line, and is characterized by for the output of the above-mentioned control circuit to be connected to one input terminal of the AND circuit connected to the input terminal of another side of the above-mentioned OR circuit while the output of the above-mentioned scanning-line actuation circuit is connected to one input terminal of the OR circuit where the output terminal was connected to the above-mentioned scanning line, and to be inputted the above-mentioned vertical clock into the input terminal of another side of this AND circuit.

[Claim 35] In the actuation approach of the image display device which turns on a pixel according to brightness information within the 1 scan cycle period when the second new brightness information is written in after the first brightness information is written in a pixel The procedure which chooses each pixel in a predetermined scan cycle through the scanning line, Through the data line formed in the direction which intersects perpendicularly with this scanning line by the procedure of giving the brightness information for turning on the above-mentioned pixel, the procedure of incorporating the above-mentioned brightness information to a pixel by the first active element controlled by the above-mentioned scanning line, and the second active element The actuation approach of the image display device characterized by performing the procedure which converts the above-mentioned brightness information into the electrical signal used for actuation of the above-mentioned pixel, and the control-procedure stage which changes the above-mentioned pixel into a putting-out-lights condition from a burning condition within a up Norikazu scan cycle period.

[Claim 36] The above-mentioned control procedure is the actuation approach of the image display device according to claim 35 characterized by adjustable being possible in the time amount of a before [from the above-mentioned burning condition / the above-mentioned lights-out] within a up Norikazu scan cycle period.

[Claim 37] It is the actuation approach of the image display device according to claim 35 which the insulated gate field effect transistor is used for the second active element of the above, performs the above-mentioned control procedure using the third active element connected to the gate of this

insulated gate field effect transistor, and is characterized by controlling this third active element by the above-mentioned scanning line and the control line formed in abbreviation parallel.

[Claim 38] This third active element is the actuation approach of the image display device according to claim 35 characterized by being controlled by the above-mentioned scanning line and the control line formed in abbreviation parallel using the third active element by which the above-mentioned control procedure was formed in the second active element of the above at the serial.

[Claim 39] It is the actuation approach of the image display device according to claim 35 which, as for the above-mentioned light emitting device, the above-mentioned pixel has the first and the second terminal including a light emitting device, the second terminal of the above is connected to predetermined reference potential while the first terminal of the above is connected to the second active element of the above, and is characterized by the above-mentioned control procedure making the above-mentioned light emitting device switch off by carrying out adjustable control of the above-mentioned reference potential.

[Claim 40] The above-mentioned control procedure is the actuation approach of the image display device according to claim 35 characterized by switching off this pixel by reselecting the above-mentioned scanning line within a up Norikazu scan cycle period, and supplying to a pixel the brightness information which expresses brightness zero from the above-mentioned data line, after the above-mentioned scanning line is chosen.

[Claim 41] The above-mentioned control procedure is the actuation approach of the image display device according to claim 35 characterized by controlling the potential of the gate of the insulated gate field effect transistor which constitutes said second active element, and switching off a pixel by controlling the potential of the other end of this capacitive element including the capacitive element by which the end was connected to the gate of an insulated gate field effect transistor where each pixel constitutes this second active element.

[Claim 42] The above-mentioned control procedure is the actuation approach of the image display device according to claim 35 characterized by switching off the above-mentioned pixel for every above-mentioned scanning line.

[Claim 43] It is the actuation approach of the image display device according to claim 35 which the above-mentioned pixel has the light emitting device of blue, green, and red, and is characterized by the ability of the above-mentioned control procedure to switch off the light emitting device of this blue, green, and red by different time amount.

[Claim 44] It is the actuation approach of the image display device according to claim 35 which the second active element of the above converts brightness information into the current used for actuation of a pixel, and is characterized by each pixel having a light emitting device using the organic substance which emits light according to a current.

[Claim 45] The scanning-line actuation procedure which inputs the vertical clock for making sequential selection of the above-mentioned scanning line, The vertical clock with which predetermined carried out period delay of the above-mentioned vertical clock is inputted, and the control procedure which chooses the above-mentioned scanning line or the control line formed in parallel as having come is performed. The above-mentioned scanning line While sequential selection is made by the above-mentioned scanning-line actuation procedure synchronizing with the above-mentioned vertical clock and turning on the above-mentioned pixel The actuation approach of the image display device according to claim 35 characterized by switching off this pixel through the above-mentioned scanning line or the control line within a up Norikazu scan period synchronizing with the vertical clock by which delay was carried out [above-mentioned] with this control procedure after this burning.

[Claim 46] The output of the above-mentioned scanning-line actuation procedure is the actuation approach of the image display device according to claim 45 characterized by for the output of the above-mentioned control procedure to be connected to one input terminal of the AND circuit connected to the input terminal of another side of the above-mentioned OR circuit, and to be inputted the above-

mentioned vertical clock into the input terminal of another side of this AND circuit while connected with one input terminal of the OR circuit where the output terminal was connected to the above-mentioned scanning line including the data-line actuation procedure give brightness information to the above-mentioned data line.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the image display device equipped with the pixel by which brightness is controlled by the signal. For example, it is related with the image display device equipped with the light emitting device by which brightness is controlled by currents, such as an organic electroluminescence (EL) component, for every pixel. It is related with the so-called active-matrix type with which the amount of currents supplied to a light emitting device is controlled by active elements, such as an insulated gate field effect transistor prepared in each pixel, in more detail of image display device.

[0002]

[Description of the Prior Art] An image is displayed by arranging many pixels in in the shape of a matrix, and generally, controlling optical reinforcement by the image display device of a active-matrix mold for every pixel according to the given brightness information. When liquid crystal is used as electrooptic material, the permeability of a pixel changes according to the electrical potential difference written in each pixel. It is the same as that of the case where fundamental actuation uses liquid crystal also with the image display device of the active-matrix mold using the organic electroluminescence ingredient as electrooptic material. However, unlike a liquid crystal display, an organic electroluminescence display is the so-called spontaneous light type which has a light emitting device in each pixel, and has an advantage, like a back light with the high visibility of an image has needlessness and a quick speed of response compared with a liquid crystal display. The brightness of each light emitting device is controlled by the amount of currents. That is, in that a light emitting device is a current actuation mold or a current control mold, a liquid crystal display etc. is large and it differs.

[0003] A passive matrix and an active matrix are possible also for an organic electroluminescence display as the actuation method like a liquid crystal display. Although structure of the former is simple, since implementation of a large-sized and high definition display is difficult, development of an active matrix is performed briskly. An active matrix is controlled by the active element (generally it may call the thin film transistor which is a kind of an insulated gate field effect transistor, and Following TFT) which prepared the current which flows to the light emitting device prepared in each pixel in the interior of a pixel. The organic electroluminescence display of this active matrix is indicated by JP,8-234683,A, and

shows the equal circuit for 1 pixel to drawing 10 . Pixel PXL consists of a light emitting device OLED, the first thin film transistor TFT1, the second thin film transistor TFT2, and retention volume Cs. A light emitting device is an organic electroluminescence (EL) component. Since an organic EL device has a rectifying action in many cases, it may be called OLED (organic light emitting diode), and uses the notation of diode as a light emitting device OLED by a diagram. However, a light emitting device is not necessarily restricted to OLED, and brightness should just be controlled by the amount of currents which flows for a component. Moreover, a rectifying action is not necessarily required of a light emitting device. In the example of a graphic display, the source S of TFT2 is made into a reference potential (touch-down potential), and while the anode A of a light emitting device OLED (anode plate) is connected to Vdd (power-source potential), Cathode K (cathode) is connected to the drain D of TFT2. On the other hand, the gate G of TFT1 is connected to the scanning line X, Source S is connected to data-line Y, and Drain D is connected to the gate G of retention volume Cs and TFT2.

[0004] In order to operate PXL, first, the scanning line X is made into a selection condition, if the data potential Vdata which expresses brightness information to data-line Y is impressed, TFT1 flows, retention volume Cs charges or discharges, and the gate potential of TFT2 is in agreement with the data potential Vdata. If the scanning line X is made into the condition of not choosing, TFT1 becomes off, and although TFT2 is electrically separated from data-line Y, the gate potential of TFT2 will be held with retention volume Cs at stability. The current which flows to a light emitting device OLED through TFT2 serves as a value according to the gate / electrical potential difference Vgs between the sources of TFT2, and a light emitting device OLED continues emitting light by the brightness according to the amount of currents supplied from TFT2.

[0005] On these descriptions, actuation of choosing the scanning line X and telling the potential of data-line Y to the interior of a pixel is called "writing" below. Now, when the current which flows between the drain/source of TFT2 is set to Ids, this is the actuation current which flows to OLED. Ids is expressed with the following formulas when TFT2 shall operate in a saturation region.

$$I_{ds} = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{gs} - V_{th})^2 = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{data} - V_{th})^2 \quad (1)$$

Cox is the gate capacitance of the unit area neighborhood, and is given by the following formulas here.

$$C_{ox} = \epsilon_0 \text{ and } \epsilon_r / d \quad (2)$$

Vth shows the threshold of TFT2 among a formula (1) and (2), mu shows the mobility of a carrier, W shows channel width, L shows channel length, epsilon 0 shows a vacuous dielectric constant, epsilon nr shows the specific inductive capacity of gate dielectric film, and d is the thickness of gate dielectric film.

[0006] According to the formula (1), Ids can be controlled by the potential Vdata written in Pixel PXL, and the brightness of a light emitting device OLED can be controlled by it as a result. Here, the reason for operating TFT2 in a saturation region is as follows. That is, in order to control Ids only by Vgs in a saturation region and not to be dependent on a drain / electrical potential difference Vds between the sources, even if it changes Vds by property dispersion of OLED, it is because the current Ids of the specified quantity can be passed to OLED.

[0007] As mentioned above, once it writes in Vdata, by the circuitry of the pixel PXL shown in drawing 10 , OLED will continue luminescence by fixed brightness between 1 scan cycles (one frame) until it is rewritten next. If a majority of such pixels PXL are arranged in the shape of a matrix like drawing 11 , a active-matrix mold image display device can be constituted. As shown in drawing 11 , the scanning line X1 for the conventional image display device to choose Pixel PXL in a predetermined scan cycle (for example, frame period according to the NTSC standard) thru/or XN, and data-line Y that gives the brightness information (data potential Vdata) for driving Pixel PXL are arranged in the shape of a matrix. While the scanning line X1 thru/or XN are connected to the scanning-line actuation circuit 21, data-line Y is connected to the data-line actuation circuit 22. A desired image can be displayed by repeating the writing of data-line Y to Vdata by the data-line actuation circuit 22, making sequential selection of the scanning line X1 thru/or the XN by the scanning-line actuation circuit 21. With the image display device of a passive-matrix mold, with the active-matrix mold image display device shown in drawing 11 to

emitting light only at the selected flash, in order that the light emitting device of each pixel PXL may continue luminescence also even for after write-in termination, the light emitting devices contained in each pixel PXL are points -- compared with a passive-matrix mold, the peak brightness (peak current) of a light emitting device can be lowered -- and become advantageous on a high definition, especially large-sized display.

[0008] Drawing 12 is the representative circuit schematic showing other examples of the conventional pixel structure, gives a corresponding reference number to the previous conventional example shown in drawing 10, and a corresponding part, and makes an understanding easy. In this conventional example, the field-effect transistor of a P channel mold is used to the previous conventional example having used the field-effect transistor of an N channel mold as TFT1 and TFT2. Therefore, with the circuitry of drawing 10, the cathode K of OLED connected with Vdd of negative potential, and Anode A has connected with the drain D of TFT2 at reverse.

[0009] Drawing 13 expresses typically the cross-section structure of the pixel PXL shown in drawing 12. However, in order to make a graphic display easy, only TFT2 is expressed as OLED. OLED piles up a transparent electrode 10, the organic electroluminescence layer 11, and a metal electrode 12 in order. It has dissociated for every pixel, and a transparent electrode 10 functions as an anode A of OLED, for example, consists of transparency electric conduction film, such as ITO. Common connection of the metal electrode 12 is made between pixels, and it functions as a cathode K of OLED. That is, common connection of the metal electrode 12 is made at the predetermined power-source potential Vdd. The organic electroluminescence layer 11 serves as bipolar membrane which piled up for example, the electron hole transporting bed and the electronic transporting bed. For example, Diamyne is vapor-deposited as an electron hole transporting bed on the transparent electrode 10 which functions as an anode A (hole-injection electrode), Alq3 is vapor-deposited as an electronic transporting bed on it, and the metal electrode 12 which functions as a cathode K (electronic notes telegram pole) on it further is formed. In addition, Alq3 is 8-hydroxy. quinoline aluminum is expressed. OLED which has such a laminated structure is only an example. If the electrical potential difference (about 10V) of the forward direction is impressed between the anode/cathode of OLED which has this configuration, impregnation of carriers, such as an electron and an electron hole, will take place, and luminescence will be observed. Actuation of OLED is considered to be luminescence by the exciton formed from the electron hole poured in from the electron hole transporting bed, and the electron poured in from the electronic transporting bed.

[0010] On the other hand, TFT2 consists of the gate electrode 2 formed on the substrate 1 which consists of glass etc., gate dielectric film 3 put on that top face, and a semi-conductor thin film 4 piled up above the gate electrode 2 through this gate dielectric film 3. This semi-conductor thin film 4 consists for example, of a polycrystalline silicon thin film. TFT2 is equipped with Source S, Channel Ch, and Drain D used as the path of the current supplied to OLED. Channel Ch is exactly located in right above [of the gate electrode 2]. TFT2 of this bottom product gate structure is covered with the interlayer insulation film 5, and the source electrode 6 and the drain electrode 7 are formed on it. On these, OLED mentioned above through another interlayer insulation film 9 is formed.

[0011]

[Problem(s) to be Solved by the Invention] The first technical problem which should be solved when the EL display of the active-matrix mold mentioned above is constituted has the small design degree of freedom of TFT2 which is the active element which controls the amount of currents which flows to OLED, and the practical design doubled with the pixel dimension depending on the case becomes difficult. Moreover, the second technical problem which should be solved is that it is difficult to adjust the display brightness of the whole screen free. It explains mentioning a design parameter concrete about the conventional example which showed these technical problems to drawing 10 thru/or 13. 1000 and a pixel dimension in the typical example of a design S=200micrometerx200micrometer, [a screen size] [the number of 20cmx20cm and lines (scanning-line number)] [the number of 1000 and trains

(number of the data line)] $B_p=200 \text{ cd/m}^2$ and the luminescence efficiency of element $E=10 \text{ cd/A}$, [peak brightness] $\epsilon_{nr}=3.9$ and carrier mobility $\mu=100 \text{ cm}^2/\text{V}\cdot\text{s}$, [the thickness of the gate dielectric film of TFT2] [the specific inductive capacity of $d=100 \text{ nm}$ and gate dielectric film] The peak current per pixel is [the peak value of $I_p=B_p/E_x S=0.8 \mu\text{A}$ and $|V_{gs}-V_{th}|$ (driver voltage)] $V_{gs}-V_{th}=5 \text{ V}$. In order to supply the peak current I_p in such an example of a design, as an example of a design of TFT2, it is as follows from the formula (1) mentioned above and (2).

Channel width: $W=5 \text{ micrometers}$ Channel length: $L=\{W/(2, I_p)\}$ and $2=270 \text{ micrometers}$ (3) of $\mu\text{-Cox-****}$

[0012] I hear that channel length L given by the formula (3) is the dimension which is equal to pixel size ($S=200 \text{ micrometer} \times 200 \text{ micrometer}$), or exceeds this, and all that matters first here has it. As shown in a formula (3), the peak current I_p is in inverse proportion to channel length L . In the above-mentioned example, in order to suppress the peak current I_p about [required for actuation / sufficient / $0.8 \mu\text{A}$] to A , channel length L must be lengthened to 270 micrometers . Now, since the occupancy area of TFT2 in a pixel becomes large and a result which narrows a luminescence field is brought, it is not not only desirable, but detailed-ization of a pixel becomes difficult. When the parameter of the brightness (peak current) and the semi-conductor process that an essential problem is required etc. is given, I hear that there are not most design degrees of freedom of TFT2, and there are. That is, in order to make channel length L small in the above-mentioned example, it is possible to make channel width W small first so that clearly from a formula (3). However, it is difficult for a limitation to be in detailed-ization of process top channel width W , and to make it detailed in a current thin film transistor process more nearly substantially than above-mentioned extent. As an option, it is possible to make peak value I_p of driver voltage small. However, in order to perform gradation control in that case, it will be necessary to control the luminescence reinforcement of OLED by very small driver voltage width of face. For example, if it is going to control luminescence reinforcement by 64 gradation in the case of $V_{gs}-V_{th}=5 \text{ V}$, the electrical-potential-difference step per 1 gradation will be set to $5 \text{ V} / \text{about } 64=80 \text{ mV}$ on an average. Making this still smaller brings a result in which the display quality of an image is influenced by dispersion in few noises and TFT properties. Therefore, there is a limitation also in making peak value I_p of driver voltage small. It is possible to set process parameters, such as the carrier mobility μ which appears in a formula (3), as a suitable value as another solution. However, generally it is difficult to control a process parameter with a sufficient precision to a convenient value, and it is not economically realistic to build a manufacture process according to the specification of the image display device which it is going to design primarily at all. Thus, in the conventional active-matrix mold EL display, the degree of freedom of a pixel design is scarce, and it is difficult to perform a practical design.

[0013] Although connected also with the first trouble mentioned above, it is difficult as the second trouble to control the display brightness of the whole screen by the EL display of a active-matrix mold to arbitration. Generally, it is practically indispensable requirements that the display brightness of the whole screen can be adjusted free in image display devices, such as television. For example, when making screen intensity high when a perimeter uses an image display device under a bright situation, and using an image display device for reverse under a dark situation, it is natural to stop screen intensity low. Accommodation of such screen intensity is easily realizable by changing the power of a back light in a liquid crystal display. Moreover, in the EL display of a passive-matrix mold, screen intensity can be adjusted comparatively easily by adjusting the actuation current at the time of the address.

[0014] However, in the organic display of a active-matrix mold, it is difficult to adjust the display brightness as the whole screen to arbitration. As mentioned above, display brightness is proportional to the peak current I_p , and I_p is in inverse proportion to channel length L of TFT2. Therefore, although what is necessary is just to enlarge channel length L in order to lower display brightness, this cannot serve as a means by which a user chooses display brightness as arbitration. As a realizable approach, in order to lower brightness, it is possible to make peak value I_p of driver voltage small. However, if I_p is lowered, degradation of image quality will be caused by causes, such as a noise. Conversely,

even if it is going to enlarge peak value **** of driver voltage, it cannot be overemphasized that there is an upper limit by pressure-proofing of TFT2 etc. to raise brightness.

[0015]

[Means for Solving the Problem] the technical problem of a Prior art mentioned above -- taking an example -- this invention -- the design degree of freedom of the active element inside a pixel -- increasing -- a good design -- possible ** -- it is -- it aims at offering the image display device which can adjust screen intensity free and simple with **. The following means were provided in order to attain this object. The scanning line for choosing a pixel in a predetermined scan cycle and the data line which gives the brightness information for driving a pixel are arranged in the shape of a matrix. Namely, each pixel The first active element which has the function which writes the brightness information which was controlled by the light emitting device from which brightness changes with the amounts of currents supplied, and the scanning line, and was given from the data line in a pixel, The second active element which has the function which controls the amount of currents supplied to this light emitting device according to this ***** rare ***** is included. The writing of the brightness information to each pixel It is carried out by impressing the electrical signal according to brightness information to the data line, where the scanning line is chosen. In the image display device which can maintain burning by the brightness according to the brightness information by which the brightness information written in each pixel was held at each pixel even after the scanning line was un-choosing, and the light emitting device of each pixel was held After having the control means which switches off compulsorily at least the light emitting device of each pixel connected to the same scanning line per scanning line and writing brightness information in each pixel, while being the 1 scan cycle in which brightness information new next is written, it is characterized by changing a light emitting device into a putting-out-lights condition from a burning condition.

[0016] Preferably, said control means can adjust the event of switching a light emitting device to a putting-out-lights condition from a burning condition, while being the 1 scan cycle in which brightness information new next is written, after brightness information is written in each pixel. With 1 operation gestalt, the gate potential of this second active element is controlled with the control signal given to this third active element including the third active element connected to the gate of this second active element that consists of an insulated gate field effect transistor, said control means can switch off this light emitting device, and this control signal is given to the third active element contained in each pixel on the same scanning line through each scanning line and the halt control line formed in parallel. With other operation gestalten, said control means can intercept the current which flows to this light emitting device according to the control signal given to this third active element including the third active element connected with this light emitting device at the serial, and this control signal is given to the third active element contained in each pixel on the same scanning line through each scanning line and the halt control line formed in parallel. With another operation gestalt, between the scanning lines, each light emitting device consists of a one terminal pair network component which has rectification, one terminal is connected to the second corresponding active element, common connection of the other-end child is made in each pixel on the same scanning line, and it dissociates electrically, and said control means controls the potential of the other-end child by whom common connection of the two terminal each component was made, and switches off a two terminal each component. Furthermore, with another operation gestalt, after brightness information is written in each pixel, while being the 1 scan cycle in which brightness information new next is written, said control means writes in the information which chooses the scanning line again and expresses brightness zero to each pixel from the data line, and switches off the light emitting device of each pixel. Furthermore, including the capacitive element by which the end was connected to the gate of the insulated gate field effect transistor which constitutes the second active element to which each pixel controls the amount of currents which flows to this light emitting device by another operation gestalt, by controlling the potential of the other end of this capacitive element, said control means controls the potential of the gate of the insulated gate field

effect transistor which constitutes said second active element, and switches off this light emitting device. Furthermore, said control means controls at least a burning [of the light emitting device contained in each pixel], and putting-out-lights event by another operation gestalt per scanning line within a 1 scan cycle, after brightness information is written in each pixel. Furthermore, with another operation gestalt, while connecting each pixel of red, green, and blue to the same scanning line in common, said control means switches off red, green, and the light emitting device contained in each blue pixel, when separate. In addition, said light emitting device is an organic electroluminescent element preferably.

[0017] In the image display device with which this invention turns on a pixel according to brightness information within the 1 scan cycle period when the second new brightness information is written in again after the first brightness information is written in a pixel The data line which gives the brightness information for being formed in the direction which intersects perpendicularly with the scanning line which chooses each pixel in a predetermined scan cycle, and this scanning line, and turning on the above-mentioned pixel, The first active element which is controlled by the above-mentioned scanning line and incorporates the above-mentioned brightness information, It is characterized by having the second active element which converts the above-mentioned brightness information into the electrical signal used for actuation of the above-mentioned pixel, and having the control means which changes the above-mentioned pixel into a putting-out-lights condition from a burning condition within a up Norikazu scan cycle period. Preferably, adjustable is possible for the above-mentioned control means within a up Norikazu scan cycle period in the time amount of a before [from the above-mentioned burning condition / the above-mentioned lights-out]. Moreover, the second active element of the above is an insulated gate field effect transistor, the above-mentioned control means has the third active element connected to the gate of this insulated gate field effect transistor, and this third active element is controlled by the above-mentioned scanning line and the control line formed in abbreviation parallel. Moreover, the above-mentioned control means has the third active element prepared in the second active element of the above at the serial, and this third active element is controlled by the above-mentioned scanning line and the control line formed in abbreviation parallel. Moreover, as for the above-mentioned light emitting device, the above-mentioned pixel has the first and the second terminal including a light emitting device, while the first terminal of the above is connected to the second active element of the above, the second terminal of the above is connected to predetermined reference potential, and the above-mentioned control means makes the above-mentioned light emitting device switch off by carrying out adjustable control of the above-mentioned reference potential. Moreover, the above-mentioned control means switches off this pixel by reselecting the above-mentioned scanning line within a up Norikazu scan cycle period, and supplying to a pixel the brightness information which expresses brightness zero from the above-mentioned data line, after the above-mentioned scanning line is chosen. Moreover, including the capacitive element by which the end was connected to the gate of an insulated gate field effect transistor where each pixel constitutes this second active element, by controlling the potential of the other end of this capacitive element, the above-mentioned control means controls the potential of the gate of the insulated gate field effect transistor which constitutes said second active element, and switches off a pixel. Moreover, the above-mentioned control means switches off the above-mentioned pixel for every above-mentioned scanning line. Moreover, the above-mentioned pixel has the light emitting device of blue, green, and red, and the above-mentioned control means can switch off the light emitting device of this blue, green, and red by different time amount. Moreover, the second active element of the above converts brightness information into the current used for actuation of a pixel, and each pixel has a light emitting device using the organic substance which emits light according to a current. Moreover, the scanning-line actuation circuit where the vertical clock for making sequential selection of the above-mentioned scanning line is inputted, It has the control circuit which chooses the control line which the predetermined vertical clock which carried out period delay was inputted, and formed the above-mentioned vertical clock in the above-mentioned scanning line or this, and parallel.

The above-mentioned scanning line While sequential selection is made by the above-mentioned scanning-line actuation circuit synchronizing with the above-mentioned vertical clock and turning on the above-mentioned pixel, synchronizing with the vertical clock by which delay was carried out [above-mentioned] in this control circuit, this pixel is switched off through the above-mentioned scanning line or the control line after this burning within a up Norikazu scan period. Furthermore, it has the data-line actuation circuit which gives brightness information to the above-mentioned data line, and while the output of the above-mentioned scanning-line actuation circuit is connected to one input terminal of the OR circuit where the output terminal was connected to the above-mentioned scanning line, the output of the above-mentioned control circuit is connected to one input terminal of the AND circuit connected to the input terminal of another side of the above-mentioned OR circuit, and the above-mentioned vertical clock is inputted into the input terminal of another side of this AND circuit.

[0018] According to this invention, after writing brightness information in each pixel per scanning line, before newly writing in the brightness information of the following scanning-line cycle (frame), an image display device bundles up the light emitting device contained in each pixel per scanning line, and is switched off. According to this, time amount until it puts out the light from burning of the write-in backward light emitting device of brightness information can be adjusted. That is, the luminescence time amount in a 1 scan cycle can be adjusted comparatively (duty). Accommodation of luminescence time amount (duty) is equivalent to adjusting the peak current I_p of each light emitting device equivalent. Therefore, it is possible by adjusting duty to adjust display brightness simple and free. Furthermore, an important point can enlarge I_p equivalent by setting up duty appropriately. For example, if duty is made into 1/10, brightness equivalent as for 10 times will be obtained in I_p . If I_p is increased 10 times, channel length L of TFT can be made into 1/10. Thus, it enables the design degree of freedom of TFT contained in a pixel by choosing duty suitably to perform increase and a practical design.

[0019]

[Embodiment of the Invention] With reference to a drawing, the gestalt of operation of this invention is explained to a detail below. Drawing 1 expresses an example of the first operation gestalt of the image display device concerning this invention, and is a representative circuit schematic for 1 pixel. In addition, a corresponding reference number is given to the conventional pixel structure shown in drawing 10 , and a corresponding part, and an understanding is made easy. Data-line Y which gives the brightness information for driving the scanning line X and Pixel PXL for this image display device choosing Pixel PXL in a predetermined scan cycle (frame) is arranged in the shape of a matrix so that it may illustrate. The pixel PXL formed in the intersection of the scanning line X and data-line Y contains retention volume Cs with TFT1 which are a light emitting device OLED and the first active element, and TFT2 which is the second active element. Brightness changes with the amounts of currents to which a light emitting device OLED is supplied. TFT1 writes the brightness information which was controlled by the scanning line X and given from data-line Y in the retention volume Cs contained in Pixel PXL. TFT2 controls the amount of currents supplied to a light emitting device OLED according to the brightness information written in Cs. The writing of the brightness information to PXL is in the condition that the scanning line X was chosen, and is performed by impressing the electrical signal (data potential V_{data}) according to brightness information to data-line Y. The brightness information written in Pixel PXL is held at retention volume Cs, also after the scanning line X is un-choosing, and a light emitting device OLED can maintain burning by the brightness according to the held brightness information. It has the control means which switches off compulsorily at least the light emitting device OLED of each pixel PXL connected to the same scanning line X as a description matter of this invention per scanning line, and after brightness information is written in each pixel PXL, while being the 1 scan cycle in which brightness information new next is written, a light emitting device is changed into a putting-out-lights condition from a burning condition. It is possible for a control means to control the gate potential of TFT2 by this operation gestalt with the control signal given to the gate G of TFT3 including TFT3 (the third active element) connected to the gate G of TFT2, and to switch off OLED. This control signal is

given to TFT3 contained in each pixel PXL on the scanning line which corresponds through the scanning line X and the halt control line Z formed in parallel. By making TFT3 into an ON state according to a control signal, retention volume Cs discharges, Vgs of TFT2 is set to 0V, and the current which flows to OLED can be intercepted. Common connection of the gate G of TFT3 is made, and it can perform luminescence halt control to the halt control line Z corresponding to the scanning line X per halt control line Z.

[0020] Drawing 2 is the circuit diagram showing the whole image-display-device configuration which arranged on the matrix PXL shown in drawing 1. The scanning lines X1, X2, ..., XN are arranged by behavior, and data-line Y is arranged in the shape of a train so that it may illustrate. Pixel PXL is formed in the intersection of each scanning line X and data-line Y. Moreover, the halt control lines Z1, Z2, ..., ZN are formed in the scanning lines X1, X2, ..., XN and parallel. The scanning line X is connected to the scanning-line actuation circuit 21. The scanning-line actuation circuit 21 contains the shift register, and makes sequential selection of the scanning lines X1, X2, ..., XN within a 1 scan cycle by carrying out the sequential transfer of the vertical start pulse VSP 1 synchronizing with the vertical clock VCK. On the other hand, the halt control line Z is connected to the halt control-line actuation circuit 23. This actuation circuit 23 also contains the shift register, and a control signal is outputted to the halt control line Z by carrying out the sequential transfer of the vertical start pulse VSP 2 synchronizing with VCK. In addition, as for VSP2, delay processing only of the predetermined time is carried out by the delay circuit 24 from VSP1. It connects with the data-line actuation circuit 22, and data-line Y outputs the electrical signal corresponding to brightness information to each data-line Y synchronizing with line sequential scanning of the scanning line X. In this case, the data-line actuation circuit 22 performs the so-called line sequential actuation, and supply an electrical signal all at once to the line of the selected pixel. Or the data-line actuation circuit 22 may perform the so-called point sequential actuation, and may supply an electrical signal one by one to the line of the selected pixel. Anyway, this invention includes both line sequential actuation and point sequential actuation.

[0021] Drawing 3 is a timing chart with which explanation of the image display device concerning the first operation gestalt of this invention shown in drawing 2 of operation is presented. First, the vertical start pulse VSP 1 is inputted into the scanning-line actuation circuit 21 and a delay circuit 24. The scanning-line actuation circuit 21 makes sequential selection of the scanning lines X1, X2, ..., XN for the input of VSP1 after a carrier beam synchronizing with the vertical clock VCK, and brightness information is written in Pixel PXL per scanning line. Each pixel PXL starts luminescence by the reinforcement according to the written-in brightness information. VSP1 is delayed in a delay circuit 24, and is inputted into the halt control-line actuation circuit 23 as VSP2. After a carrier beam and synchronizing with the vertical clock VCK, sequential selection of the halt control lines Z1, Z2, ..., ZN is made, and, as for the halt control-line actuation circuit 23, luminescence stops VSP2 per scanning line.

[0022] According to the first operation gestalt shown in drawing 1 thru/or drawing 3, it is a part for the time delay set up in general by the delay circuit 24 that each pixel PXL emits light after brightness information is written in until luminescence stops with a luminescence halt control signal. If the time delay is set to tau and time amount of a 1 scan cycle (one frame) is set to T, the time rate, i.e., duty, that the pixel is emitting light will serve as tau/T in general. The time amount average luminance of a light emitting device changes in proportion to this duty. Therefore, adjustable setting of the screen intensity of an EL display can be carried out in the simple and broad range by operating a delay circuit 24 and changing a time delay tau.

[0023] Furthermore, it enables it to perform the increase of the design degree of freedom of a pixel circuit, and a better design that control of brightness becomes easy. In the example of a pixel design of the conventional image display device shown in drawing 10, the size of TFT2 was decided as follows. channel width: -- $W = 5\text{-micrometer}$ channel length: -- $L = [W / (2, I_p)]$ and $2 = 270\text{ micrometers of } \mu\text{-Cox-****}$, such sizes of TFT2 correspond, when the duty of a light emitting device is 1. On the other hand, in the image display device concerning this invention, as mentioned above, duty can be beforehand

set as a desired value. For example, duty can be set to 0.1. In this case, as an example of a design by this invention, the size of TFT2 shown in drawing 1 is reducible as follows.

channel width: -- $W = 5$ -micrometer channel length: -- the parameter of $L = 270$ micrometer $\times 0.1 = 27$ -micrometer others presupposes that it is the same as that of the conventional example shown in drawing 10. In this case, although the current which flows to OLED at the time of luminescence becomes 10 times according to a formula (1), since duty is set to 0.1, the actuation current in a time average becomes the same as the conventional example. With an organic EL device, since a current and brightness are usually in proportionality, the luminescence brightness of a time average becomes equivalent by the conventional example and this invention. On the other hand, in the example of a design of this invention, channel length L of TFT2 is substantially miniaturized with $1/10$ of the conventional examples. Since the pulse duty factor of TFT2 in the interior of a pixel falls substantially and a large occupancy area (luminescence field) of an organic EL device can be taken as a result by this, image grace improves. Moreover, detailed-ization of a pixel also becomes realizable easily.

[0024] Drawing 4 is whole circuitry drawing showing an example of the second operation gestalt of the image display device concerning this invention. A corresponding reference number is given to the first operation gestalt shown in drawing 2, and a corresponding part, and an understanding is made easy. To the first operation gestalt being the image display device of monochrome, this operation gestalt is the image display device of a color, and accumulation formation of the pixel PXL to which RGB three primary colors were assigned is carried out. With this operation gestalt, while connecting each pixel PXL of red, green, and blue to the same scanning line X in common, each pixel of red, green, and blue is independently connected to the halt control lines ZR , ZG , and ZB . When separate, it enables it to switch off by this red, green, and the light emitting device contained in each blue pixel. Specifically corresponding to the pixel PXL of RGB 3 color, three halt control-line actuation circuits 23R, 23G, and 23B are formed independently. Moreover, corresponding to these halt control-line actuation circuits 23R, 23G, and 23B, delay circuits 24R, 24G, and 24B are formed independently, respectively. therefore, RGB -- independently, the time delay of VSP1 can be set up and VSP2R, VSP2G, and VSP2B can be supplied to the corresponding halt control-line actuation circuits 23R, 23G, and 23B. A red pixel (R) is connected to the halt control line ZR controlled by halt control-line actuation circuit 23R, a green pixel (G) is connected to the halt control line ZG controlled by halt control-line actuation circuit 23G, and a blue pixel (B) is connected to the halt control line ZB controlled by halt control-line actuation circuit 23B. According to this configuration, brightness can be adjusted for every color of RGB. Therefore, it is possible for chromaticity accommodation of a color picture indicating equipment to become easy, and to take a color-balance simply by adjusting appropriately the time delay of delay circuits 24R, 24G, and 24B. That is, it is possible to observe a screen, and to weaken a redness component by adjusting the time delay of delay circuit 24R, and making duty corresponding to red small relatively, when a redness component is too strong.

[0025] Drawing 5 is the representative circuit schematic for 1 pixel showing an example of the third operation gestalt of the image display device concerning this invention, gives a corresponding reference number to the first operation gestalt shown in drawing 1 $R > 1$, and a corresponding part, and makes an understanding easy. This operation gestalt can intercept the current which flows to a light emitting device OLED according to the control signal given to TFT3 including TFT3 (the third active element) connected with the light emitting device OLED at the serial. A control signal is given to the gate G of TFT3 contained in each pixel PXL on the same scanning line through the scanning line X and the halt control line Z formed in parallel. With this operation gestalt, TFT3 is inserted between touch-down potential and TFT2, and the current which flows to OLED by control of the gate potential of TFT3 can be turned on / turned off. In addition, it is also possible to insert TFT3 between TFT2 and OLED or between OLED and V_{dd} .

[0026] Drawing 6 is the representative circuit schematic for 1 pixel showing an example of the fourth operation gestalt of the image display device concerning this invention. A corresponding reference

number is given to the conventional example shown in drawing 10 , and a corresponding part, and an understanding is made easy. With this operation gestalt, a light emitting device OLED consists of a one terminal pair network component which has rectification, one terminal (cathode K) is connected to TFT2, and the other-end child (anode A) is connected to the halt control line Z. At each pixel on the same scanning line, common connection of the anode A of a one terminal pair network component is made at the halt control line Z, and it dissociates electrically between the different scanning lines. in this case, the potential of the other-end child (anode A) by whom common connection of the one terminal pair network component was made -- the halt control line Z -- controlling -- every -- OLED is switched off. However, the anode A of OLED is not connected to Vdd of fixed potential like before, but the potential is controlled from the exterior through the halt control line Z. Although the current controlled by TFT2 flows anode potential to sufficiently high value, then OLED, since OLED has rectification with a one terminal pair network component, it can turn off the current which flows to OLED by making anode potential into sufficiently low potential (for example, touch-down potential).

[0027] Drawing 7 is a timing chart which shows the example of control of the fourth operation gestalt shown in drawing 6 . The 1 scan cycle (one frame) is expressed with T. In the write-in period (RT) located in the head of the 1 scan cycle T, brightness information over all pixels is written in by line sequential. That is, in this example, brightness information is written in the high speed at all pixels using a part of 1 scan cycle. After writing is completed, the halt control lines Z are controlled all at once, and OLED contained in each pixel is turned on. Thereby, OLED of each pixel starts luminescence according to the written-in brightness information, respectively. Progress of the after predetermined time delay tau drops the anode A of all OLED(s) to touch-down potential through all the halt control lines Z. Thereby, luminescence becomes off. The above control can adjust duty tau/T in all pixel units. In addition, this invention is not restricted to this and you may make it control ON/OFF of each pixel per scanning line at least. As mentioned above, a burning [of the light emitting device contained in each pixel] and putting-out-lights event is controllable by this example of control per a screen unit or scanning line within the 1 more scan cycle by which brightness information was written in each pixel.

[0028] Drawing 8 is whole circuitry drawing showing an example of the fifth operation gestalt of the image display device concerning this invention, gives a corresponding reference number to the conventional example shown in drawing 11 , and a corresponding part, and makes an understanding easy. This operation gestalt is performing duty control of each pixel PXL using the scanning line X1 thru/or XN, without forming the special halt control line unlike a previous operation gestalt. For this reason, control circuit 23' is prepared independently [the scanning-line actuation circuit 21]. Each output terminal of control circuit 23' is connected to one corresponding input terminal of each AND gate circuit 28. The output terminal of each AND gate circuit 28 is connected to each scanning lines X1, X2, --, XN through one input terminal of the OR gate circuit 29 of the next step. VCK is supplied to the other-end child of each AND gate circuit 28. In addition, each output terminal of the scanning-line actuation circuit 21 is connected to each scanning lines X1, X2, --, XN through the corresponding input terminal of another side of each OR gate circuit 29. Moreover, VSP1 turns into VSP2 through a delay circuit 24 like a previous operation gestalt, and is supplied to control circuit 23'. On the other hand, each data-line Y is connected to the data-line actuation circuit 22 through TFT26 of a P channel mold. VCK is supplied to the gate of TFT26. Moreover, the potential of each data-line Y is controllable also by TFT27 of N channel mold. VCK is supplied also to the gate of TFT27. Thus, although the circumference circuitry of this image display device differs from the conventional example shown in drawing 11 R> 1, the circuitry of each pixel PXL is the same as the conventional pixel circuitry shown in drawing 10 . By this configuration, after brightness information is written in each pixel PXL, while being the 1 scan cycle in which brightness information new next is written, control circuit 23' can write in the information which chooses the scanning line X again and expresses brightness 0 to each pixel PXL from data-line Y, and can switch off the light emitting device OLED of each pixel PXL.

[0029] Drawing 9 is a timing chart with which explanation of the fifth operation gestalt shown in drawing

8 of operation is presented. The vertical start pulse VSP 1 is inputted into the scanning-line actuation circuit 21 and a delay circuit 24 so that it may illustrate. After the scanning-line actuation circuit 21 accepts VSP1, it makes sequential selection of the scanning lines X1, X2, ..., XN synchronizing with the vertical clock VCK, and writes brightness information in each pixel PXL per scanning line. Each pixel starts luminescence by the reinforcement according to the written-in brightness information. However, with this operation gestalt, by having formed TFT 26 and 27, each data-line Y becomes the potential (this example touch-down potential) which is equivalent to brightness 0 in the period of VCK=H (high-level), and original brightness information is given in the period of VCK=L (low level). This relation gives L and H to the wave of VCK of drawing 9 R> 9, gives hatching to the wave of the data line, and has expressed it to it typically. After VSP1 is delayed in a delay circuit 24, it is inputted into control circuit 23' as VSP2. The output is inputted into the AND gate circuit 28, although control circuit 23' operates synchronizing with the vertical clock VCK after accepting VSP2. since VCK is simultaneously inputted into each AND gate circuit 28 -- the output of control circuit 23' -- H (high-level) -- and the scanning line X is chosen at the time of VCK=H (high-level). Since the potential with which the period of VCK=H is equivalent to brightness 0 at each data-line Y is given as mentioned above, luminescence stops the pixel connected to the scanning line X chosen by control circuit 23' using the information equivalent to brightness 0.

[0030] Drawing 14 is the representative circuit schematic for 1 pixel showing an example of the sixth operation gestalt of the image display device concerning this invention, gives a corresponding reference number to the first operation gestalt shown in drawing 1, and a corresponding part, and makes an understanding easy. With each previous operation gestalt, although there are many things with the need of adding a transistor in order to switch off a pixel, the additional transistor of this operation gestalt is unnecessary, and it has more practical composition. The other-end child of the capacitive element Cs connected to the gate G of the transistor TFT2 which controls the amount of currents supplied to a light emitting device OLED is connected to the luminescence halt control line Z so that it may illustrate. The potential of the luminescence stop line Z is lowered after write-in termination (example of this drawing). For example, the capacity of a capacitive element Cs serves as change of the gate potential of the potential change 2 of the luminescence halt control line Z, i.e., TFT, when sufficiently large compared with the gate capacitance of TFT2 etc. Therefore, when maximum of the gate potential of TFT2 at the time of writing is set to V_{gmax} , by lowering the potential of the luminescence halt control line Z more than $V_{gmax} - V_{th}$ from the time of writing, gate potential of TFT2 can be made below into V_{th} , therefore a light emitting device OLED is switched off. It is desirable to control by the big amplitude to a slight degree in consideration of the gate capacitance of TFT2 etc. actually.

[0031] Drawing 15 is a timing chart with which explanation of the sixth operation gestalt shown in drawing 14 of operation is presented. The halt control line is made into a high level in general simultaneously with scanning-line selection, and the period when a high level after write-in termination is maintained, and a light emitting device will be in a luminescence condition by the brightness according to the written-in brightness information so that it may illustrate. If the halt control line is made into a low before writing in new data with the following frame, a light emitting device will be switched off.

[0032] By the way, in CRT, the display image serves as a display principle of the maintenance mold which continues displaying the image between one frame on the display of a active-matrix mold to brightness declining by musec order. When performing an animation display for this reason, the pixel which met the profile of an animation shows the image, until just before a frame switches, and this senses it as if the image was conjointly displayed as the after-image effectiveness of human being's eyes there also with the following frame. This is the cause of fundamental that the image quality of the animation display in a active-matrix mold display becomes low as compared with CRT. As this solution, the actuation approach concerning this invention is effective, and the improvement of the quality of an animation can be aimed at by introducing the technique of severing the after-image which switches off a pixel compulsorily and is felt by human being's eyes. In the display of a active-matrix mold, while

displaying an image in the first half of one frame, specifically, that method of switching off an image which CRT brightness decreases is adopted like the second half of one frame. For the nature improvement of an animation, the duty of per frame, burning, and putting out lights is set up to about 50%. Furthermore, for the high nature improvement of an animation, it is good to set up the duty of per frame, burning, and putting out lights to 25% or less.

[0033]

[Effect of the Invention] Since luminescence of a pixel can be stopped according to this invention before the writing of the following frame is performed after brightness information is written in each pixel and luminescence begins as explained above, the luminescence time amount within one frame can be changed comparatively (duty), and it is possible for this to adjust the display brightness of a time average simple. Furthermore, since the degree of freedom which sets up suitably the amount of currents which flows to a light emitting device at the time of luminescence arises keeping the display brightness of a time average the same by the ability setting up duty freely, a degree of freedom produces an important thing in the design of the active element which controls the amount of currents which flows to a light emitting device. Consequently, it becomes possible to design the image display device which can offer a more nearly high-definition image, and the image display device of smaller pixel size.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
 - 2.**** shows the word which can not be translated.
 - 3.In the drawings, any words are not translated.
-

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the pixel circuit diagram showing the first operation gestalt of the image display device concerning this invention.

[Drawing 2] It is the whole first operation gestalt circuitry drawing.

[Drawing 3] It is the timing chart of the first operation gestalt.

[Drawing 4] It is the whole second operation gestalt circuitry drawing of the image display device concerning this invention.

[Drawing 5] It is the pixel circuit diagram showing the third operation gestalt of the image display device concerning this invention.

[Drawing 6] It is the pixel circuit diagram showing the fourth operation gestalt of the image display device concerning this invention.

[Drawing 7] It is the timing chart of the fourth operation gestalt.

[Drawing 8] It is whole circuitry drawing showing the fifth operation gestalt of the image display device concerning this invention.

[Drawing 9] It is the timing chart of the fifth operation gestalt.

[Drawing 10] It is the pixel circuit diagram showing an example of the conventional image display device.

[Drawing 11] It is the conventional whole image-display-device circuitry drawing.

[Drawing 12] It is the pixel circuit diagram showing other examples of the conventional image display device.

[Drawing 13] It is the sectional view showing the structure of the conventional image display device.

[Drawing 14] It is the representative circuit schematic for 1 pixel showing an example of the sixth operation gestalt of the image display device concerning this invention.

[Drawing 15] It is the timing chart with which explanation of the sixth operation gestalt shown in drawing 14 of operation is presented.

[Description of Notations]

PXL [... The second active element, TFT3 / ... The third active element, Cs / ... Retention volume, X / ... The scanning line, Y / ... The data line, Z / ... The halt control line, 21 / ... A scanning-line actuation circuit, 22 / ... A data-line actuation circuit, 23 / ... A halt control-line actuation circuit, 24 / ... Delay circuit] ... A pixel, OLED ... A light emitting device, TFT1 ... The first active element, TFT2

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-60076

(P2001-60076A)

(43) 公開日 平成13年3月6日 (2001.3.6)

(51) Int.Cl. ⁷	識別記号	F I	テームト(参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 5 C 0 8 0
			K
3/20	6 2 4	3/20	6 2 4 B
	6 4 2		6 4 2 Z
			6 4 2 L

審査請求 未請求 請求項の数46 OL (全 17 頁)

(21) 出願番号 特願2000-166170(P2000-166170)
(22) 出願日 平成12年6月2日(2000.6.2)
(31) 優先権主張番号 特願平11-170577
(32) 優先日 平成11年6月17日(1999.6.17)
(33) 優先権主張国 日本 (J P)

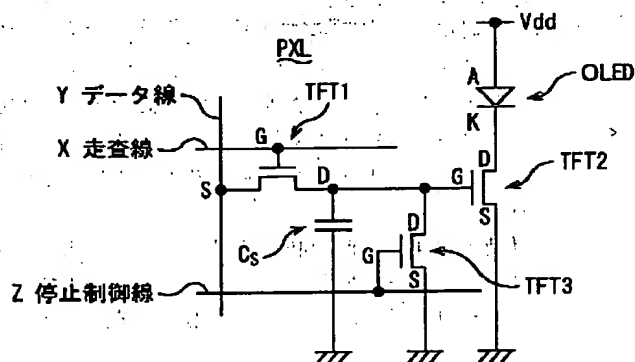
(71) 出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72) 発明者 関谷 光信
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(72) 発明者 湯本 昭
東京都品川区北品川6丁目7番35号 ソニー株式会社内
(74) 代理人 100092336
弁理士 鈴木 晴敏
Fターム(参考) 5C080 AA06 BB05 CC03 DD01 DD22
DD28 EE28 EE30 FF11 JJ02
JJ03 JJ04 JJ06

(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】 画素内部の能動素子の設計自由度を増して良好な設計を可能たらしめるとともに、表示輝度を自在且つ簡便に調整する。

【解決手段】 各画素 PXL は、供給される電流量によって輝度に変化する発光素子 OLED と、走査線 X によって制御され且つデータ線 Y から与えられた輝度情報を画素に書き込む機能を有する TFT1 と、書き込まれた輝度情報に応じて OLED に供給する電流量を制御する機能を有する TFT2 とを含む。各画素 PXL への輝度情報の書き込みは、走査線 X が選択された状態で、データ線 Y に輝度情報に応じた電気信号を印加することによって行われる。各画素に書き込まれた輝度情報は走査線 X が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能である。同一の走査線 X に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する停止制御線 Z を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にする。



(2)

【特許請求の範囲】

【請求項1】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、

各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、

各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、

同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にするごとを特徴とする画像表示装置。

【請求項2】 前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、発光素子を点灯状態から消灯状態に切り換える時点を調整可能であることを特徴とする請求項1記載の画像表示装置。

【請求項3】 前記制御手段は、絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに接続された第三の能動素子を含み、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられることを特徴とする請求項1記載の画像表示装置。

【請求項4】 前記制御手段は、該発光素子と直列に接続された第三の能動素子を含み、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられることを特徴とする請求項1記載の画像表示装置。

【請求項5】 各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、前記制御手段は、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯することを特

徴とする請求項1記載の画像表示装置。

【請求項6】 前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯することの特徴とする請求項1記載の画像表示装置。

【請求項7】 各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

前記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯することの特徴とする請求項1記載の画像表示装置。

【請求項8】 前記制御手段は、各画素に輝度情報が書き込まれた後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御することの特徴とする請求項1記載の画像表示装置。

【請求項9】 同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することの特徴とする請求項1記載の画像表示装置。

【請求項10】 前記発光素子は有機エレクトロルミネッセンス素子であることを特徴とする請求項1記載の画像表示装置。

【請求項11】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、

各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含む画像表示装置の駆動方法であって、

各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持し、

同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯可能であり、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることを特徴とする画像表示装置の駆動方法。

【請求項12】 各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間

(3)

3

で、発光素子を点灯状態から消灯状態に切り換える時点
を調整可能であることを特徴とする請求項 1 1 記載の画
像表示装置の駆動方法。

【請求項 1 3】 絶縁ゲート型電界効果トランジスタか
らなる該第二の能動素子のゲートに第三の能動素子を接
続し、該第三の能動素子に与える制御信号により該第二
の能動素子のゲート電位を制御して該発光素子を消灯す
ることが可能であり、
該制御信号は、各走査線と平行に設けた停止制御線を介
して同一走査線上の各画素に含まれる第三の能動素子に
与えることを特徴とする請求項 1 1 記載の画像表示装置
の駆動方法。

【請求項 1 4】 該発光素子と直列に第三の能動素子を
接続し、該第三の能動素子に与える制御信号に応じて該
発光素子に流れる電流を遮断することが可能であり、
該制御信号は、各走査線と平行に設けた停止制御線を介
して同一走査線上の各画素に含まれる第三の能動素子に
与えることを特徴とする請求項 1 1 記載の画像表示装置
の駆動方法。

【請求項 1 5】 各発光素子は整流作用を有する二端子
素子からなり、一方の端子は対応する第二の能動素子に
接続され、他方の端子は同一走査線上の各画素では共通
接続され且つ走査線間では電気的に分離されており、
各二端子素子の共通接続された他方の端子の電位を制御
して各二端子素子を消灯することを特徴とする請求項 1
1 記載の画像表示装置の駆動方法。

【請求項 1 6】 各画素に輝度情報が書き込まれてから
次に新たな輝度情報が書き込まれる一走査サイクルの
間に、再度走査線を選択して各画素にデータ線から輝度
ゼロを表す情報を書き込んで各画素の発光素子を消灯す
ることを特徴とする請求項 1 1 記載の画像表示装置の駆動
方法。

【請求項 1 7】 各画素は、該発光素子に流れる電流量を
制御する第二の能動素子を構成する絶縁ゲート型電界効
果トランジスタのゲートに一端が接続された容量素子を
含み、
該容量素子の他端の電位を制御することにより前記第二
の能動素子を構成する絶縁ゲート型電界効果トランジス
タのゲートの電位を制御して該発光素子を消灯するこ
とを特徴とする請求項 1 1 記載の画像表示装置の駆動方
法。

【請求項 1 8】 各画素に輝度情報が書き込まれた後一
走査サイクル内で、各画素に含まれる発光素子の点灯時
点及び消灯時点を少なくとも走査線単位で制御するこ
とを特徴とする請求項 1 1 記載の画像表示装置の駆動方
法。

【請求項 1 9】 同一の走査線に赤、緑、青の各画素を
共通に接続する一方、赤、緑、青の各画素に含まれる発
光素子を別々の時点で消灯することを特徴とする請求項
1 1 記載の画像表示装置の駆動方法。

4

【請求項 2 0】 前記発光素子は有機エレクトロルミネ
ッセンス素子を用いることを特徴とする請求項 1 1 記載
の画像表示装置の駆動方法。

【請求項 2 1】 所定の走査サイクルで画素を選択する
ための走査線と、画素を駆動するための輝度情報を与
えるデータ線とがマトリクス状に配設され、
各画素は、供給される電流量によって輝度が変化する発
光素子と、走査線によって制御され且つデータ線から与
えられた輝度情報を画素に書き込む機能を有する第一の
能動素子と、該書き込まれた輝度情報に応じて該発光素
子に供給する電流量を制御する機能を有する第二の能動
素子とを含み、

各画素への輝度情報の書き込みは、走査線が選択された
状態で、データ線に輝度情報に応じた電気信号を印加す
ることによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となっ
た後も各画素に保持され、各画素の発光素子は保持され
た輝度情報に応じた輝度で点灯を維持可能な画像表示装
置において、

各走査線に接続された各画素の発光素子を強制的に消灯
する制御手段を有し、各画素に輝度情報が書き込まれて
から次に新たな輝度情報が書き込まれる一走査サイク
ルの間に発光素子を点灯状態から消灯状態にする画像表
示装置であって、

同一の走査線に赤、緑、青の各画素を共通に接続する一
方、前記制御手段は、赤、緑、青の各画素に含まれる発
光素子を別々の時点で消灯することを特徴とする画像表
示装置。

【請求項 2 2】 所定の走査サイクルで画素を選択する
ための走査線と、画素を駆動するための輝度情報を与
えるデータ線とがマトリクス状に配設され、
各画素は、供給される電流量によって輝度が変化する発
光素子と、走査線によって制御され且つデータ線から与
えられた輝度情報を画素に書き込む機能を有する第一の
能動素子と、該書き込まれた輝度情報に応じて該発光素
子に供給する電流量を制御する機能を有する第二の能動
素子とを含む画像表示装置の駆動方法であって、

各画素への輝度情報の書き込みは、走査線が選択された
状態で、データ線に輝度情報に応じた電気信号を印加す
ることによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となっ
た後も各画素に保持され、各画素の発光素子は保持され
た輝度情報に応じた輝度で点灯を維持し、

各走査線に接続された各画素の発光素子を強制的に消灯
可能であり、各画素に輝度情報が書き込まれてから次に
新たな輝度情報が書き込まれる一走査サイクルの間に発
光素子を点灯状態から消灯状態にする駆動方法であっ
て、

同一の走査線に赤、緑、青の各画素を共通に接続する一
方、赤、緑、青の各画素に含まれる発光素子を別々の時

(4)

5

点で消灯することを特徴とする画像表示装置の駆動方法。

【請求項23】 画素に第一の輝度情報が書込まれてから新たな第二の輝度情報が書込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置において、

所定の走査サイクルでそれぞれの画素を選択する走査線と、

該走査線に直交する方向に形成され、上記画素を点灯する為の輝度情報を与えるデータ線と、

上記走査線により制御され、上記輝度情報を取り込む第一の能動素子と、

上記輝度情報を、上記画素の駆動に用いる電気信号に転換する第二の能動素子とを有し、

上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にする制御手段を有していることを特徴とする画像表示装置。

【請求項24】 上記制御手段は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能であることを特徴とする請求項23記載の画像表示装置。

【請求項25】 上記第二の能動素子は、絶縁ゲート型電界効果トランジスタであり、

上記制御手段は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を有し、

該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項23記載の画像表示装置。

【請求項26】 上記制御手段は、上記第三の能動素子に直列に設けられた第三の能動素子を有し、

該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項23記載の画像表示装置。

【請求項27】 上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続され、上記制御手段は、上記参照電位を可変制御することにより上記発光素子を消灯させることを特徴とする請求項23記載の画像表示装置。

【請求項28】 上記制御手段は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項29】 各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

上記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電

6

界効果トランジスタのゲートの電位を制御して画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項30】 上記制御手段は、上記走査線毎に上記画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項31】 上記画素は、青、緑、赤色の発光素子を有し、

上記制御手段は、該青、緑、赤色の発光素子を異なる時間で消灯可能であることを特徴とする請求項23記載の画像表示装置。

【請求項32】 上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、

各画素は、電流によって発光する有機物を利用した発光素子を有することを特徴とする請求項23記載の画像表示装置。

【請求項33】 上記走査線を順次選択する為の垂直クロックが入力される走査線駆動回路を備え、

上記制御手段は、上記垂直クロックを所定の期間遅延した垂直クロックが入力され、上記走査線又はこれと平行に設けた制御線を選択する制御回路を有し、

上記走査線は、上記走査線駆動回路により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、

該点灯後、該制御回路により上記遅延された垂直クロックに同期して、上記一走査期間内で上記制御線を介し該画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項34】 上記データ線に輝度情報を与えるデータ線駆動回路を有し、

上記走査線駆動回路の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、

上記制御回路の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力されることを特徴とする請求項33記載の画像表示装置。

【請求項35】 画素に第一の輝度情報が書込まれてから新たな第二の輝度情報が書込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置の駆動方法において、

走査線を介し、所定の走査サイクルでそれぞれの画素を選択する手順と、

該走査線に直交する方向に形成されたデータ線を介し、上記画素を点灯する為の輝度情報を与える手順と、

上記走査線により制御される第一の能動素子で上記輝度情報を画素に取り込む手順と、

第二の能動素子により、上記輝度情報を、上記画素の駆動に用いる電気信号に転換する手順と、

(5)

上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にする制御手順段とを行なうことを特徴とする画像表示装置の駆動方法。

【請求項 3 6】 上記制御手順は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能であることを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 3 7】 上記第二の能動素子は、絶縁ゲート型電界効果トランジスタを用いており、上記制御手順は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を用いて行ない、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 3 8】 上記制御手順は、上記第二の能動素子に直列に設けられた第三の能動素子を用い、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 3 9】 上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続されており、上記制御手順は、上記参照電位を可変制御することにより上記発光素子を消灯させることを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 0】 上記制御手順は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 1】 各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、上記制御手順は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して画素を消灯することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 2】 上記制御手順は、上記走査線毎に上記画素を消灯することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 3】 上記画素は、青、緑、赤色の発光素子を有し、上記制御手順は、該青、緑、赤色の発光素子を異なる時間で消灯可能であることを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 4】 上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、各画素は、電流によって発光する有機物を利用した発光

8

素子を有することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 5】 上記走査線を順次選択する為の垂直クロックを入力する走査線駆動手順と、上記垂直クロックを所定の期間遅延した垂直クロックを入力して、上記走査線又は来れたと平行に設けた制御線を選択する制御手順とを行ない、

上記走査線は、上記走査線駆動手順により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、

該点灯後、該制御手順により上記遅延された垂直クロックに同期して、上記一走査期間内で上記走査線又は制御線を介し該画素を消灯することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 6】 上記データ線に輝度情報を与えるデータ線駆動手順を含み、

上記走査線駆動手順の出力は、上記走査線に出力端子が接続された論理回路の一方の入力端子に接続されるとともに、

上記制御手順の出力が上記論理回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力されることを特徴とする請求項 4 5 記載の画像表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、信号によって輝度が制御される画素を備えた画像表示装置に関する。例えば、有機エレクトロルミネッセンス (EL) 素子等の、電流によって輝度が制御される発光素子を各画素毎に備えた画像表示装置に関する。より詳しくは、各画素内に設けられた絶縁ゲート型電界効果トランジスタ等の能動素子によって発光素子に供給する電流量が制御される、所謂アクティブマトリクス型の画像表示装置に関する。

【0002】

【従来の技術】 一般に、アクティブマトリクス型の画像表示装置では、多数の画素をマトリクス状に並べ、与えられた輝度情報に応じて画素毎に光強度を制御することによって画像を表示する。電気光学物質として液晶を用いた場合には、各画素に書き込まれる電圧に応じて画素の透過率が変化する。電気光学物質として有機エレクトロルミネッセンス材料を用いたアクティブマトリクス型の画像表示装置でも、基本的な動作は液晶を用いた場合と同様である。しかし液晶ディスプレイと異なり、有機 EL ディスプレイは各画素に発光素子を有する、所謂自発光型であり、液晶ディスプレイに比べて画像の視認性が高い、バックライトが不要、応答速度が速い等の利点を有する。個々の発光素子の輝度は電流量によって制御される。即ち、発光素子が電流駆動型或いは電流制御型であるという点で液晶ディスプレイ等とは大きく異なる。

(6)

9

る。

【0003】液晶ディスプレイと同様、有機ELディスプレイもその駆動方式として単純マトリクス方式とアクティブマトリクス方式とが可能である。前者は構造が単純であるものの大型且つ高精細のディスプレイの実現が困難であるため、アクティブマトリクス方式の開発が盛んに行われている。アクティブマトリクス方式は、各画素に設けた発光素子に流れる電流を画素内部に設けた能動素子（一般には、絶縁ゲート型電界効果トランジスタの一種である薄膜トランジスタ、以下TFTと呼ぶ場合がある）によって制御する。このアクティブマトリクス方式の有機ELディスプレイは例えば特開平8-234683号公報に開示されており、一画素分の等価回路を図10に示す。画素PXLは発光素子OLED、第一の薄膜トランジスタTFT1、第二の薄膜トランジスタTFT2及び保持容量Csからなる。発光素子は有機エレクトロルミネッセンス（EL）素子である。有機EL素子は多くの場合整流性があるため、OLED（有機発光ダイオード）と呼ばれることがあり、図では発光素子OLEDとしてダイオードの記号を用いている。但し、発光素子は必ずしもOLEDに限るものではなく、素子に流れる電流量によって輝度が制御されるものであればよい。また、発光素子に必ずしも整流性が要求されるものではない。図示の例では、TFT2のソースSを基準電*

$$I_{ds} = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{gs} - V_{th})^2 \\ = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{data} - V_{th})^2 \dots (1)$$

ここで C_{ox} は単位面積辺りのゲート容量であり、以下の式で与えられる。

$$C_{ox} = \epsilon_0 \cdot \epsilon_r / d \dots (2)$$

式(1)及び(2)中、 V_{th} はTFT2の閾値を示し、 μ はキャリアの移動度を示し、 W はチャネル幅を示し、 L はチャネル長を示し、 ϵ_0 は真空の誘電率を示し、 ϵ_r はゲート絶縁膜の比誘電率を示し、 d はゲート絶縁膜の厚みである。

【0006】式(1)によれば、画素PXLへ書き込む電位 V_{data} によって I_{ds} を制御でき、結果として発光素子OLEDの輝度を制御できることになる。ここで、TFT2を飽和領域で動作させる理由は次の通りである。即ち、飽和領域においては I_{ds} は V_{gs} のみによって制御され、ドレイン/ソース間電圧 V_{ds} には依存しないため、OLEDの特性ばらつきにより V_{ds} が変動しても、所定量の電流 I_{ds} をOLEDに流すことができるからである。

【0007】上述したように、図10に示した画素PXLの回路構成では、一度 V_{data} の書き込みを行えば、次に書き換えられるまで一走査サイクル（一フレーム）の間、OLEDは一定の輝度で発光を継続する。このような画素PXLを図11のようにマトリクス状に多数配列すると、アクティブマトリクス型画像表示装置を構成することができる。図11に示すように、従来の画

10

*位（接地電位）とし、発光素子OLEDのアノードA（陽極）は V_{dd} （電源電位）に接続される一方、カソードK（陰極）はTFT2のドレインDに接続されている。一方、TFT1のゲートGは走査線Xに接続され、ソースSはデータ線Yに接続され、ドレインDは保持容量Cs及びTFT2のゲートGに接続されている。

【0004】PXLを動作させるために、まず、走査線Xを選択状態とし、データ線Yに輝度情報を表すデータ電位 V_{data} を印加すると、TFT1が導通し、保持容量Csが充電又は放電され、TFT2のゲート電位はデータ電位 V_{data} に一致する。走査線Xを非選択状態とすると、TFT1がオフになり、TFT2は電氣的にデータ線Yから切り離されるが、TFT2のゲート電位は保持容量Csによって安定に保持される。TFT2を介して発光素子OLEDに流れる電流は、TFT2のゲート/ソース間電圧 V_{gs} に応じた値となり、発光素子OLEDはTFT2から供給される電流量に応じた輝度で発光し続ける。

【0005】本明細書では、走査線Xを選択してデータ線Yの電位を画素内部に伝える操作を、以下「書き込み」と呼ぶ。さて、TFT2のドレイン/ソース間に流れる電流を I_{ds} とすると、これがOLEDに流れる駆動電流である。TFT2が飽和領域で動作するものとする、 I_{ds} は以下の式で表される。

像表示装置は、所定の走査サイクル（例えばNTSC規格に従ったフレーム周期）で画素PXLを選択するための走査線X₁乃至X_Nと、画素PXLを駆動するための輝度情報（データ電位 V_{data} ）を与えるデータ線Yとがマトリクス状に配設されている。走査線X₁乃至X_Nは走査線駆動回路21に接続される一方、データ線Yはデータ線駆動回路22に接続される。走査線駆動回路21によって走査線X₁乃至X_Nを順次選択しながら、データ線駆動回路22によってデータ線Yから V_{data} の書き込みを繰り返すことにより、所望の画像を表示することができる。単純マトリクス型の画像表示装置では、各画素PXLに含まれる発光素子は、選択された瞬間にのみ発光するのに対し、図11に示したアクティブマトリクス型画像表示装置では、書き込み終了後も各画素PXLの発光素子が発光を継続するため、単純マトリクス型に比べ発光素子のピーク輝度（ピーク電流）を下げられるなどの点で、取り分け大型高精細のディスプレイでは有利となる。

【0008】図12は、従来の画素構造の他の例を示す等価回路図であり、図10に示した先の従来例と対応する部分には対応する参照番号を付して理解を容易にしている。先の従来例がTFT1及びTFT2としてNチャネル型の電界効果トランジスタを使っていたのに対し、この従来例ではPチャネル型の電界効果トランジスタを

(7)

11

使っている。従って、図10の回路構成とは逆に、OLEDのカソードKが負電位のV_{dd}に接続し、アノードAがTFT2のドレインDに接続している。

【0009】図13は、図12に示した画素PXLの断面構造を模式的に表している。但し、図示を容易にするため、OLEDとTFT2のみを表している。OLEDは、透明電極10、有機EL層11及び金属電極12を順に重ねたものである。透明電極10は画素毎に分離しておりOLEDのアノードAとして機能し、例えばITO等の透明導電膜からなる。金属電極12は画素間で共通接続されており、OLEDのカソードKとして機能する。即ち、金属電極12は所定の電源電位V_{dd}に共通接続されている。有機EL層11は例えば正孔輸送層と電子輸送層とを重ねた複合膜となっている。例えば、アノードA（正孔注入電極）として機能する透明電極10の上に正孔輸送層としてDiamyneを蒸着し、その上に電子輸送層としてAlq3を蒸着し、更にその上にカソードK（電子注入電極）として機能する金属電極12を成膜する。尚、Alq3は、8-hydroxy quinoline aluminumを表している。このような積層構造を有するOLEDは一例に過ぎない。かかる構成を有するOLEDのアノード/カソード間に順方向の電圧（10V程度）を印加すると、電子や正孔等キャリアの注入が起こり、発光が観測される。OLEDの動作は、正孔輸送層から注入された正孔と電子輸送層から注入された電子より形成された励起子による発光と考えられる。

【0010】一方、TFT2はガラス等からなる基板1の上に形成されたゲート電極2と、その上面に重ねられたゲート絶縁膜3と、このゲート絶縁膜3を介してゲート電極2の上方に重ねられた半導体薄膜4とからなる。*

チャンネル幅：W=5μm

チャンネル長：L={W・/(2・I_p)}・μ・C_{ox}・V_p²=270μm

(3)

【0012】ここでまず問題なのは、式(3)で与えられるチャンネル長Lが、画素サイズ(S=200μm×200μm)に匹敵するか乃至はこれを上回る寸法であるということである。式(3)に示すように、ピーク電流I_pはチャンネル長Lに反比例する。上記例ではピーク電流I_pを動作に必要な十分な0.8μA程度に抑えるため、チャンネル長Lを270μmまで長くしなければならない。これでは、画素内におけるTFT2の占有面積が大きくなり、発光領域を狭める結果となるため好ましくないばかりでなく、画素の微細化が困難になる。本質的な問題は、要求される輝度（ピーク電流）と半導体プロセスのパラメータ等が与えられると、TFT2の設計自由度は殆ど無いということである。即ち、上記例でチャンネル長Lを小さくするためには、式(3)から明らかなようにまずチャンネル幅Wを小さくすることが考えられる。しかし、プロセス上チャンネル幅Wの微細化に限界が、

12

*この半導体薄膜4は例えば多結晶シリコン薄膜からなる。TFT2はOLEDに供給される電流の通路となるソースS、チャンネルCh及びドレインDを備えている。チャンネルChは丁度ゲート電極2の直上に位置する。このボトムゲート構造のTFT2は層間絶縁膜5により被覆されており、その上にはソース電極6及びドレイン電極7が形成されている。これらの上には別の層間絶縁膜9を介して前述したOLEDが成膜されている。

【0011】

【発明が解決しようとする課題】上述したアクティブマトリクス型のELディスプレイを構成する上で、解決すべき第一の課題は、OLEDに流れる電流量を制御する能動素子であるTFT2の設計自由度が小さく、場合によっては画素寸法に合わせた実用的な設計が困難になる。又、解決すべき第二の課題は画面全体の表示輝度を自在に調整することが困難であることである。これらの課題を、図10乃至13に示した従来例について具体的な設計パラメータを挙げながら説明する。典型的な設計例では、画面寸法が20cm×20cm、行の数（走査線本数）が1000、列の数（データ線の本数）が1000、画素寸法がS=200μm×200μm、ピーク輝度がB_p=200cd/m²、発光素子の効率がE=10cd/A、TFT2のゲート絶縁膜の厚みがd=100nm、ゲート絶縁膜の比誘電率がε_r=3.9、キャリア移動度がμ=100cm²/V・s、画素当たりのピーク電流がI_p=B_p/E×S=0.8μA、|V_{gs}-V_{th}|（駆動電圧）のピーク値がV_p=5Vである。このような設計例でピーク電流I_pを供給するため、TFT2の設計例としては、前述した式(1.)及び(2)から、以下のようになる。

あり、現在の薄膜トランジスタプロセスにおいては上記程度より大幅に微細化することが困難である。別の方法として、駆動電圧のピーク値V_pを小さくすることが考えられる。しかし、その場合、階調制御を行うためには、OLEDの発光強度を極めて小さな駆動電圧幅で制御する必要が生じる。例えばV_p=5Vの場合においても、発光強度を64階調で制御しようとするれば、1階調当たりの電圧ステップは平均で5V/64=80mV程度となる。これを更に小さくすることは、僅かなノイズやTFT特性のばらつきによって、画像の表示品質が影響される結果となる。従って、駆動電圧のピーク値V_pを小さくすることにも限界がある。別の解決法としては、式(3)に表れるキャリア移動度μ等のプロセスパラメータを適当な値に設定することが考えられる。しかし、プロセスパラメータを都合のよい値に精度よく制御することは一般に困難であり、そもそも設計しようとす

(8)

13

る画像表示装置の仕様に合わせて製造プロセスを構築することは経済的に全く現実的でない。このように、従来のアクティブマトリクス型ELディスプレイでは、画素設計の自由度が乏しく、実用的な設計を行うことが困難である。

【0013】上述した第一の問題点とも関連するが、第二の問題点として、アクティブマトリクス型のELディスプレイでは画面全体の表示輝度を任意に制御することが困難である。一般に、テレビジョン等の画像表示装置においては画面全体の表示輝度を自在に調整し得ることが、実用上欠くことのできない要件である。例えば周囲が明るい状況下で画像表示装置を使用する場合には画面輝度を高くし、逆に暗い状況下で画像表示装置を使用する場合には画面輝度を低く抑えることが自然である。このような画面輝度の調節は、例えば液晶ディスプレイにおいてはバックライトの電力を変化させることにより容易に実現できる。又、単純マトリクス型のELディスプレイにおいては、アドレス時の駆動電流を調整することにより、比較的簡単に画面輝度を調節可能である。

【0014】ところが、アクティブマトリクス型の有機ディスプレイにおいては、画面全体としての表示輝度を任意に調節することは困難である。前述したように、表示輝度はピーク電流 I_p に比例し、 I_p はTFT2のチャネル長 L に反比例する。従って、表示輝度を下げるためにはチャネル長 L を大きくすればよいが、これは使用者が任意に表示輝度を選ぶ手段とはなりえない。実現可能な方法として、輝度を下げるために駆動電圧のピーク値 V_p を小さくすることが考えられる。しかし、 V_p を下げるとノイズ等の原因で画質の劣化を招く。逆に輝度を上げたい場合に、駆動電圧のピーク値 V_p を大きくしようとしても、TFT2の耐圧等による上限があることは言うまでもない。

【0015】

【課題を解決する為の手段】上述した従来の技術の課題に鑑み、本発明は画素内部の能動素子の設計自由度を増して良好な設計を可能たらしめるとともに、画面輝度を自在且つ簡便に調整することが可能な画像表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち、所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、各画素に書き込ま

14

れた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることを特徴とする。

【0016】好ましくは、前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間で、発光素子を点灯状態から消灯状態に切り換える時点を調整可能である。一実施形態では、前記制御手段は、絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに接続された第三の能動素子を含み、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられる。他の実施形態では、前記制御手段は、該発光素子と直列に接続された第三の能動素子を含み、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられる。別の実施形態では、各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、前記制御手段は、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯する。更に別の実施形態では、前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯する。更に別の実施形態では、各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、前記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯する。更に別の実施形態では、前記制御手段は、各画素に輝度情報が書き込まれた後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御する。更に別の実施形態では、同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯する。なお、好ましくは、前記発光素子は、有機エレクトロルミネッセンス素子である。

(9)

15

【0017】本発明は、又、画素に第一の輝度情報が書込まれてから新たな第二の輝度情報が書込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置において、所定の走査サイクルでそれぞれの画素を選択する走査線と、該走査線に直交する方向に形成され、上記画素を点灯する為の輝度情報を与えるデータ線と、上記走査線により制御され、上記輝度情報を取り込む第一の能動素子と、上記輝度情報を、上記画素の駆動に用いる電気信号に転換する第二の能動素子とを有し、上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にする制御手段を有していることを特徴とする。好ましくは、上記制御手段は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能である。又、上記第二の能動素子は、絶縁ゲート型電界効果トランジスタであり、上記制御手段は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を有し、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御される。又、上記制御手段は、上記第二の能動素子に直列に設けられた第三の能動素子を有し、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御される。又、上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続され、上記制御手段は、上記参照電位を可変制御することにより上記発光素子を消灯させる。又、上記制御手段は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯する。又、各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、上記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して画素を消灯する。又、上記制御手段は、上記走査線毎に上記画素を消灯する。又、上記画素は、青、緑、赤色の発光素子を有し、上記制御手段は、該青、緑、赤色の発光素子を異なる時間で消灯可能である。又、上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、各画素は、電流によって発光する有機物を利用した発光素子を有する。又、上記走査線を順次選択する為の垂直クロックが入力される走査線駆動回路と、上記垂直クロックを所定の期間遅延した垂直クロックが入力され、上記走査線又はこれと平行に設けた制御線を選択する制御回路とを有し、上記走査線は、上記走査線駆動回路により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、該点灯後、該制御回路により上記遅延された垂直クロックに同期して、上記一走査期間内で上記走査線又は制御線を介し該画素を消灯する。更に、上記デー

16

タ線に輝度情報を与えるデータ線駆動回路を有し、上記走査線駆動回路の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、上記制御回路の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力される。

【0018】本発明によれば、画像表示装置は走査線単位で輝度情報を各画素に書き込んだあと、次の走査線サイクル（フレーム）の輝度情報が新たに書き込まれる以前に、走査線単位で各画素に含まれる発光素子を一括して消灯する。これによれば、輝度情報の書き込み後発光素子の点灯から消灯するまでの時間を調節できることになる。即ち、一走査サイクルにおける発光時間の割合（デューティ）を調節できることになる。発光時間（デューティ）の調節は等価的に各発光素子のピーク電流 I_p を調節することに相当する。よって、デューティを調節することにより簡便且つ自在に表示輝度を調整することが可能である。更に重要な点は、デューティを適切に設定することで、等価的に I_p を大きくすることができる。例えば、デューティを $1/10$ にすると、 I_p を 1.0 倍にしても同等の輝度が得られる。 I_p を 1.0 倍にすれば TFT のチャンネル長 L を $1/10$ にすることができる。このように、デューティを適当に選ぶことで画素に含まれる TFT の設計自由度が増し、実用的な設計を行うことが可能になる。

【0019】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1は、本発明にかかる画像表示装置の第一実施形態の一例を表しており、一画素分の等価回路図である。尚、図10に示じた従来の画素構造と対応する部分には対応する参照番号を付して理解を容易にしている。図示するように、本画像表示装置は、所定の走査サイクル（フレーム）で画素 PXL を選択するための走査線 X と、画素 PXL を駆動するための輝度情報を与えるデータ線 Y とがマトリクス状に配設されている。走査線 X とデータ線 Y の交差部に形成された画素 PXL は、発光素子 OLED と、第一の能動素子である TFT 1 と、第二の能動素子である TFT 2 と、保持容量 C_s とを含む。発光素子 OLED は供給される電流量によって輝度が変化する。TFT 1 は走査線 X によって制御され且つデータ線 Y から与えられた輝度情報を画素 PXL に含まれた保持容量 C_s に書き込む。TFT 2 は C_s に書き込まれた輝度情報に応じて発光素子 OLED に供給する電流量を制御する。PXL への輝度情報の書き込みは、走査線 X が選択された状態で、データ線 Y に輝度情報に応じた電気信号（データ電位 V_{data} ）を印加することによって行われる。画素 PXL に書き込まれた輝度情報は走査線 X が非選択となったあと保持容量 C_s に保持され、発光素子 OLED は保持された輝度

(10)

17

情報に応じた輝度で点灯を維持可能である。本発明の特徴事項として、同一の走査線Xに接続された各画素PXLの発光素子OLEDを少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素PXLに輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にする。本実施形態では制御手段が、TFT2のゲートGに接続されたTFT3（第三の能動素子）を含み、TFT3のゲートGに与える制御信号によりTFT2のゲート電位を制御して、OLEDを消灯することが可能である。この制御信号は、走査線Xと平行に設けた停止制御線Zを介して対応する走査線上の各画素PXLに含まれるTFT3に与えられる。制御信号に応じてTFT3をオン状態にすることにより、保持容量Csが放電されて、TFT2のVgsが0Vとなり、OLEDに流れる電流を遮断することができる。TFT3のゲートGは走査線Xに対応した停止制御線Zに共通接続されており、停止制御線Z単位で発光停止制御を行うことができる。

【0020】図2は、図1に示したPXLをマトリクス上に配列した画像表示装置の全体構成を示す回路図である。図示するように、走査線X1, X2, ..., XNが行状に配列され、データ線Yが列状に配列されている。各走査線Xとデータ線Yの交差部に画素PXLが形成されている。又、走査線X1, X2, ..., XNと平行に、停止制御線Z1, Z2, ..., ZNが形成されている。走査線Xは走査線駆動回路21に接続されている。走査線駆動回路21はシフトレジスタを含んでおり、垂直クロックVCKに同期して垂直スタートパルスVSP1を順次転送することにより、走査線X1, X2, ..., XNを一走査サイクル内で順次選択する。一方、停止制御線Zは停止制御線駆動回路23に接続されている。この駆動回路23もシフトレジスタを含んでおり、VCKに同期して垂直スタートパルスVSP2を順次転送することにより、停止制御線Zに制御信号を出力する。尚、VSP2は遅延回路24により所定時間だけVSP1から遅延処理されている。データ線Yはデータ線駆動回路22に接続されており、走査線Xの線順次走査に同期して、各データ線Yに輝度情報に対応した電気信号を出力する。この場合、データ線駆動回路22は、いわゆる線順次駆動を行ない、選択された画素の行に対して一斉に電気信号を供給する。或いは、データ線駆動回路22は、いわゆる点順次駆動を行ない、選択された画素の行に対して順次電気信号を供給しても良い。いずれにしても、本発明は、線順次駆動と点順次駆動の両者を包含している。

【0021】図3は、図2に示した本発明の第一実施形態にかかる画像表示装置の動作説明に供するタイミングチャートである。まず、垂直スタートパルスVSP1が走査線駆動回路21及び遅延回路24に入力される。走査線駆動回路21はVSP1の入力を受けたあと、垂直クロックVCKに同期して走査線X1, X2, ..., XN

18

を順次選択し、走査線単位で輝度情報が画素PXLに書き込まれていく。各画素PXLは書き込まれた輝度情報に応じた強度で発光を開始する。VSP1は遅延回路24で遅延され、VSP2として停止制御線駆動回路23に入力される。停止制御線駆動回路23はVSP2を受けたあと、垂直クロックVCKに同期して停止制御線Z1, Z2, ..., ZNを順次選択し、発光が走査線単位で停止していく。

【0022】図1乃至図3に示した第一実施形態によれば、各画素PXLが発光するのは輝度情報が書き込まれてから発光停止制御信号によって発光が停止するまでの間、即ち概ね遅延回路24によって設定された遅延時間分である。その遅延時間を τ とし、一走査サイクル（一フレーム）の時間をTとすると、画素が発光している時間的割合即ちデューティは概ね τ/T となる。発光素子の時間平均輝度はこのデューティに比例して変化する。従って、遅延回路24を操作して遅延時間 τ を変更することにより、ELディスプレイの画面輝度を簡便且つ幅広い範囲で可変調整することができる。

【0023】更に、輝度の制御が容易になることは、画素回路の設計自由度を増し、より良好な設計を行うことが可能になる。図10に示した従来の画像表示装置の画素設計例では、TFT2のサイズを以下のように決めていた。

チャンネル幅： $W = 5 \mu\text{m}$

チャンネル長： $L = \{W \cdot / (2 \cdot I_p)\} \cdot \mu \cdot C_{ox} \cdot V_{p2}^2 = 270 \mu\text{m}$

これらのTFT2のサイズは、発光素子のデューティが1の場合に相当している。これに対し、本発明にかかる画像表示装置では上述したようにデューティを予め所望の値に設定しておくことができる。例えば、デューティを0.1とすることができる。この場合本発明による設計例として、図1に示したTFT2のサイズを以下のように縮小できる。

チャンネル幅： $W = 5 \mu\text{m}$

チャンネル長： $L = 270 \mu\text{m} \times 0.1 = 27 \mu\text{m}$

その他のパラメータは図10に示した従来例と同一とする。この場合、発光時にOLEDに流れる電流は式

(1)に従って10倍となるが、デューティを0.1としているため、時間平均での駆動電流は、従来例と同じになる。有機EL素子では、電流と輝度とは通常比例関係にあるので、時間平均の発光輝度は、従来例と本発明とで同等になる。一方、本発明の設計例においては、TFT2のチャンネル長Lが従来例の1/10と大幅に小型化されている。これにより、画素内部に於けるTFT2の占有率が大幅に下がり、その結果有機EL素子の占有面積（発光領域）を大きく取ることができるので、画像品位が向上する。又、画素の微細化も容易に実現可能となる。

【0024】図4は、本発明にかかる画像表示装置の第

(11)

19

二実施形態の一例を示す全体回路構成図である。図2に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。第一実施形態がモノクロの画像表示装置であるのに対し、本実施形態はカラーの画像表示装置であり、RGB三原色が割り当てられた画素PXLが集積形成されている。本実施形態では、同一の走査線Xに赤、緑、青の各画素PXLを共通に接続する一方、停止制御線ZR、ZG、及びZBに赤、緑、青の各画素を別々に接続している。これにより、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯できるようにしている。具体的には、RGB三色の画素PXLに対応して、三個の停止制御線駆動回路23R、23G、23Bが別々に設けられている。又、これらの停止制御線駆動回路23R、23G、23Bに対応して、夫々別々に遅延回路24R、24G、24Bが設けられている。従って、RGB別々に、VSP1の遅延時間を設定でき、VSP2R、VSP2G、VSP2Bを対応する停止制御線駆動回路23R、23G、23Bに供給可能である。停止制御線駆動回路23Rによって制御される停止制御線ZRには、赤色画素(R)が接続され、停止制御線駆動回路23Gによって制御される停止制御線ZGには、緑色画素(G)が接続され、停止制御線駆動回路23Bによって制御される停止制御線ZBには、青色画素(B)が接続される。かかる構成によれば、RGBの各色毎に、輝度を調節できる。従って、遅延回路24R、24G、24Bの遅延時間を適切に調整することで、カラー画像表示装置の色度調節が容易になり、カラーバランスを簡単にとることが可能である。即ち、画面を観察して赤み成分が強すぎる場合には、遅延回路24Rの遅延時間を調節し、赤色に対応するデューティを相対的に小さくすることで、赤み成分を弱めることが可能である。

【0025】図5は本発明にかかる画像表示装置の第三実施形態の一例を示す一画素分の等価回路図であり、図1に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態は発光素子OLEDと直列に接続されたTFT3（第三の能動素子）を含み、TFT3に与える制御信号に応じて発光素子OLEDに流れる電流を遮断することが可能である。制御信号は、走査線Xと平行に設けた停止制御線Zを介して同一走査線上の各画素PXLに含まれるTFT3のゲートGに与えられる。本実施形態では、接地電位とTFT2との間にTFT3が挿入されており、TFT3のゲート電位の制御によって、OLEDに流れる電流をオン/オフすることができる。尚、TFT3を、TFT2とOLEDの間、或いはOLEDとVddとの間に挿入することも可能である。

【0026】図6は、本発明にかかる画像表示装置の第四実施形態の一例を示す一画素分の等価回路図である。図10に示した従来例と対応する部分には対応する参照

20

番号を付して理解を容易にしている。本実施形態では発光素子OLEDは整流作用を有する二端子素子からなり、一方の端子（カソードK）はTFT2に接続され、他方の端子（アノードA）は停止制御線Zに接続されている。同一走査線上の各画素では二端子素子のアノードAは停止制御線Zに共通接続され、異なる走査線間では電氣的に分離されている。この場合、二端子素子の共通接続された他方の端子（アノードA）の電位を停止制御線Zにより制御して、各OLEDを消灯する。但し、OLEDのアノードAは従来のように一定電位のVddに接続されるのではなく、停止制御線Zを介して外部からその電位が制御される。アノード電位を十分高い値とすれば、OLEDにはTFT2によって制御される電流が流れるが、OLEDは二端子素子で整流作用があるため、アノード電位を十分低い電位（例えば接地電位）とすることにより、OLEDに流れる電流をオフすることができる。

【0027】図7は、図6に示した第四実施形態の制御例を示すタイミングチャートである。一走査サイクル（一フレーム）をTで表している。一走査サイクルTの先頭に位置する書き込み期間（RT）で、全画素に対する輝度情報の書き込みを線順次で行う。即ち、この例では、一走査サイクルの一部を利用して高速に輝度情報を全ての画素に書き込んでいる。書き込みが完了したあと、停止制御線Zを一斉に制御して、各画素に含まれるOLEDをオンする。これにより、各画素のOLEDは書き込まれた輝度情報に応じて夫々発光を開始する。そのあと所定の遅延時間 t が経過すると、全ての停止制御線Zを介して全てのOLEDのアノードAを接地電位に落とす。これにより、発光がオフになる。以上のような制御により、全画素単位でデューティ t/T を調整可能である。尚、本発明はこれに限られるものではなく、少なくとも走査線単位で各画素のオン/オフを制御するようにしてもよい。以上のように、本制御例では、各画素に輝度情報が書き込まれたあと一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点画面単位若しくは走査線単位で制御できる。

【0028】図8は、本発明にかかる画像表示装置の第五実施形態の一例を示す全体回路構成図であり、図11に示した従来例と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態は先の実施形態と異なり、特別の停止制御線を設けることなく、走査線X1乃至XNを利用して各画素PXLのデューティ制御を行っている。このために、走査線駆動回路21とは別に制御回路23'を設けている。制御回路23'の各出力端子は対応する各アンドゲート回路28の一方の入力端子に接続されている。各アンドゲート回路28の出力端子は次段のオアゲート回路29の一方の入力端子を介して各走査線X1、X2、…、XNに接続している。各アンドゲート回路28の他方の端子にはVCKが

(12)

21

供給されている。なお、走査線駆動回路21の各出力端子は対応する各オアゲート回路29の他方の入力端子を介して各走査線X1, X2, ..., XNに接続している。又、VSP1は先の実施形態と同様に遅延回路24を介してVSP2となり、制御回路23'に供給される。一方、各データ線YはPチャネル型のTFT26を介してデータ線駆動回路22に接続されている。TFT26のゲートにはVCKが供給されている。又、各データ線Yの電位はNチャネル型のTFT27によっても制御できる。TFT27のゲートにもVCKが供給されてい

10 る。このように、本画像表示装置の周辺回路構成は図11に示した従来例と異なるが、個々の画素PXLの回路構成は、図10に示した従来の画素回路構成と同一である。かかる構成により、制御回路23'は、各画素PXLに輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線Xを選択して各画素PXLにデータ線Yから輝度0を表す情報を書き込んで各画素PXLの発光素子OLEDを消灯することができる。

【0029】図9は、図8に示した第五実施形態の動作説明に供するタイミングチャートである。図示するように、垂直スタートパルスVSP1は走査線駆動回路21及び遅延回路24に入力される。走査線駆動回路21はVSP1を受け入れたあと、垂直クロックVCKに同期して走査線X1, X2, ..., XNを順次選択し、走査線単位で各画素PXLに輝度情報を書き込んでいく。各画素は書き込まれた輝度情報に応じた強度で発光を開始する。但し、本実施形態ではTFT26, 27を設けたことにより、各データ線YはVCK=H（ハイレベル）の期間で輝度0に相当する電位（この例では接地電位）となり、VCK=E（ローレベル）の期間において本来の輝度情報が与えられるようになっている。この関係は図9のVCKの波形にL, Hを付し、データ線の波形にハッチングを付して模式的に表してある。VSP1は遅延回路24で遅延されたあと、VSP2として制御回路23'に入力される。制御回路23'はVSP2を受け入れたあと、垂直クロックVCKに同期して動作するが、その出力はアンドゲート回路28に入力される。各アンドゲート回路28にはVCKが同時に入力されているので、制御回路23'の出力がH（ハイレベル）で且つVCK=H（ハイレベル）の時に走査線Xが選択される。前述したように、VCK=Hの期間は各データ線Yに輝度0に相当する電位が与えられているので、制御回路23'によって選択された走査線Xに接続された画素は輝度0に相当する情報により発光が停止する。

【0030】図14は本発明にかかる画像表示装置の第六実施形態の一例を示す一画素分の等価回路図であり、図1に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。先の各実施形態では、画素の消灯を行うためにトランジスタを追加す

22

る必要のあるものが多いが、本実施形態は、追加のトランジスタが不要で、より実用的な構成になっている。図示するように、発光素子OLEDに供給する電流量を制御するトランジスタTFT2のゲートGに接続された容量素子Csの他方の端子が発光停止制御線Zに接続される。書き込み終了後、発光停止制御線Zの電位を（この図の例では）下げる。例えば、容量素子Csの容量がTFT2のゲート容量等に比べ十分大きい場合は、発光停止制御線Zの電位変化がすなわちTFT2のゲート電位の変化となる。従って、書き込み時のTFT2のゲート電位の最大値をVgmaxとした場合、発光停止制御線Zの電位を、書き込み時よりVgmax-Vth以上下げることによって、TFT2のゲート電位をVth以下にすることができ、従って発光素子OLEDは消灯する。実際にはTFT2のゲート容量等を考慮し、もう少し大きな振幅で制御することが望ましい。

【0031】図15は、図14に示した第六実施形態の動作説明に供するタイミングチャートである。図示するように、停止制御線は、走査線選択と概ね同時に高レベルとされ、書き込み終了後高レベルが保たれている期間、発光素子は書き込まれた輝度情報に応じた輝度にて発光状態となる。次のフレームで新たなデータが書き込まれる以前に停止制御線を低レベルにすると、発光素子は消灯する。

【0032】ところで、CRTにおいては表示画像はμsecオーダで輝度が減衰するのに対し、アクティブマトリクス型のディスプレイでは一フレームの間画像を表示し続ける保持型の表示原理となっている。この為、動画表示を行なう場合、動画の輪郭に沿った画素はフレームの切り換わる直前まで画像を表示しており、これが人間の目の残像効果と相まって、次のフレームでもそこに像が表示されているかの如く感知する。これが、アクティブマトリクス型ディスプレイにおける動画表示の画質がCRTに比較し低くなる根本原因である。この解決策として、本発明にかかる駆動方法が効果的であり、画素を強制的に消灯して人間の目で感ずる残像を断ち切る技術を導入することで、動画質の改善を図ることが出来る。具体的には、アクティブマトリクス型のディスプレイにおいて、一フレームの前半で画像を表示する一方、一フレームの後半はあたかもCRT輝度が減衰するかの如くに、画像を消灯する方法を採用している。動画質改善の為には、フレーム当たり、点灯と消灯のデューティを50%程度に設定する。更に高い動画質改善の為には、フレーム当たり、点灯と消灯のデューティを25%以下に設定すると良い。

【0033】

【発明の効果】以上説明したように、本発明によれば、各画素に輝度情報が書き込まれて発光が開始したあと、次のフレームの書き込みが行われる前に画素の発光を停止できるので、一フレーム内での発光時間の割合（デュ

(13)

23

ーティー) を変えることができ、これにより時間平均の表示輝度を簡便に調節することが可能である。更に重要なことは、デューティを自由に設定できることにより、時間平均の表示輝度を同じに保ったまま、発光時に発光素子に流れる電流量を適宜に設定する自由度が生じるため、発光素子に流れる電流量を制御する能動素子の設計に自由度が生ずる。この結果、より高品位な画像を提供可能な画像表示装置や、より小さな画素サイズの画像表示装置を設計することが可能になる。

【図面の簡単な説明】

【図1】本発明にかかる画像表示装置の第一実施形態を示す画素回路図である。

【図2】第一実施形態の全体回路構成図である。

【図3】第一実施形態のタイミングチャートである。

【図4】本発明にかかる画像表示装置の第二実施形態の全体回路構成図である。

【図5】本発明にかかる画像表示装置の第三実施形態を示す画素回路図である。

【図6】本発明にかかる画像表示装置の第四実施形態を示す画素回路図である。

【図7】第四実施形態のタイミングチャートである。

【図8】本発明にかかる画像表示装置の第五実施形態を

24

示す全体回路構成図である。

【図9】第五実施形態のタイミングチャートである。

【図10】従来の画像表示装置の一例を示す画素回路図である。

【図11】従来の画像表示装置の全体回路構成図である。

【図12】従来の画像表示装置の他の例を示す画素回路図である。

【図13】従来の画像表示装置の構造を示す断面図である。

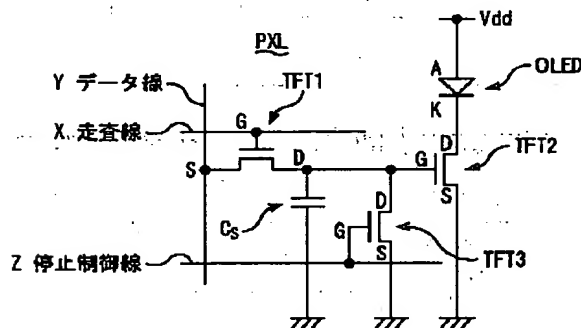
【図14】本発明にかかる画像表示装置の第六実施形態の一例を示す一画素分の等価回路図である。

【図15】図14に示した第六実施形態の動作説明に供するタイミングチャートである。

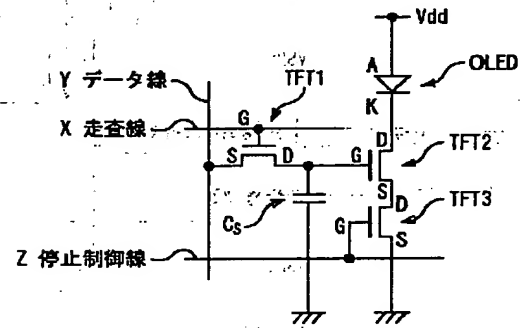
【符号の説明】

PXL・・・画素、OLED・・・発光素子、TFT1・・・第一能動素子、TFT2・・・第二能動素子、TFT3・・・第三能動素子、Cs・・・保持容量、X・・・走査線、Y・・・データ線、Z・・・停止制御線、21・・・走査線駆動回路、22・・・データ線駆動回路、23・・・停止制御線駆動回路、24・・・遅延回路

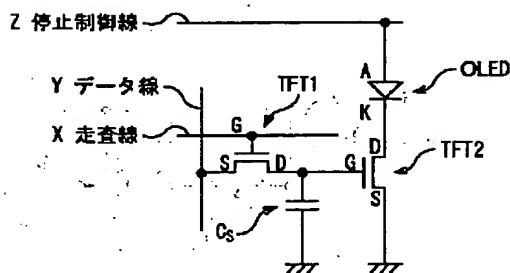
【図1】



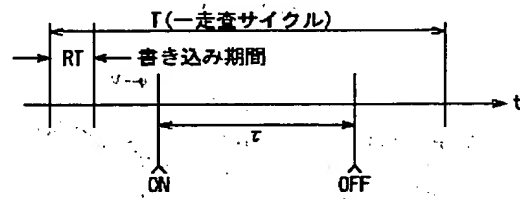
【図5】



【図6】

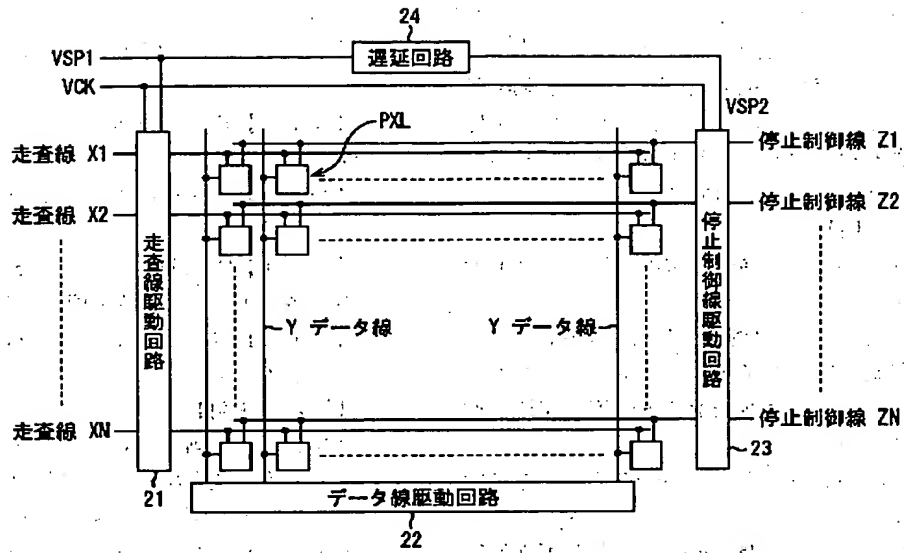


【図7】

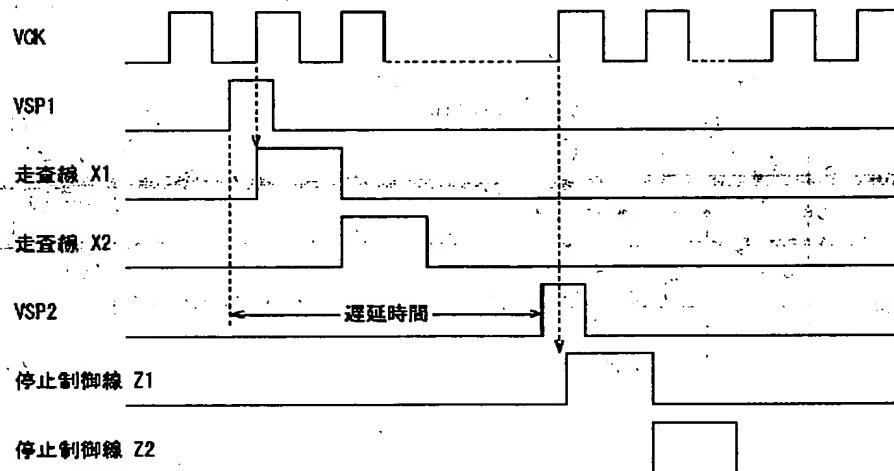


(14)

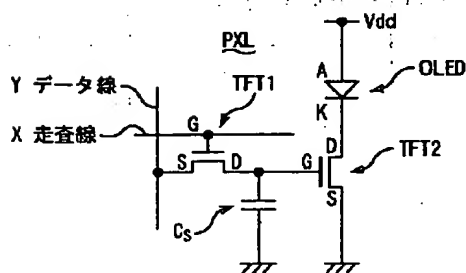
【図2】



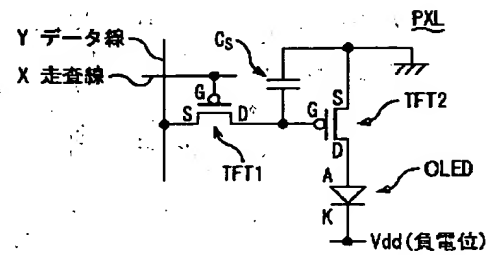
【図3】



【図10】

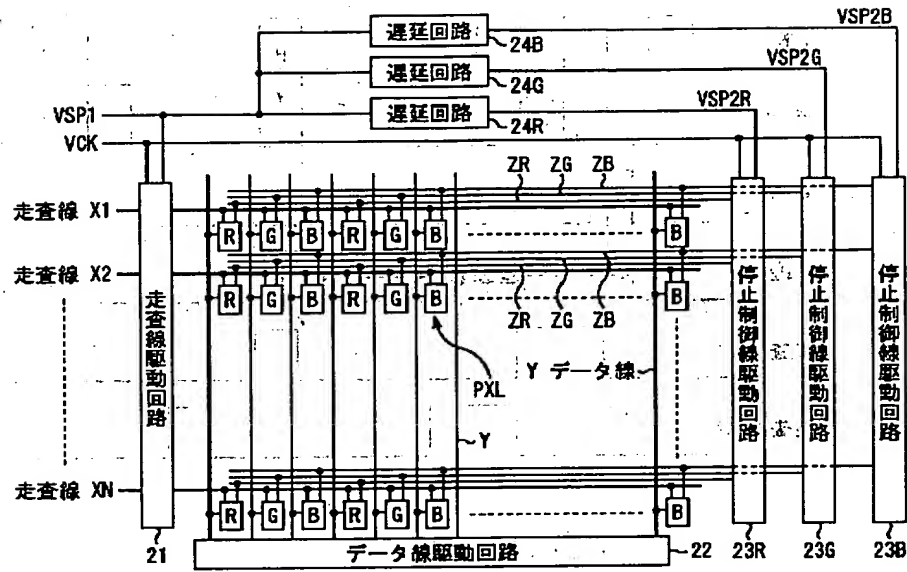


【図12】

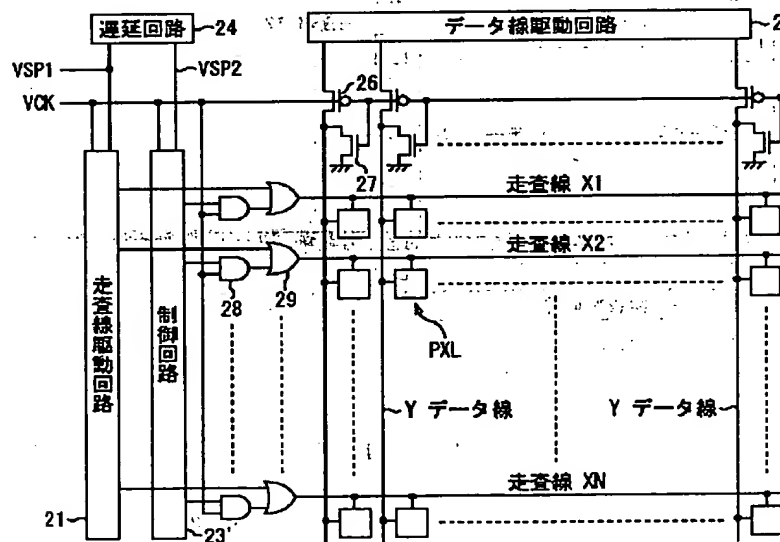


(15)

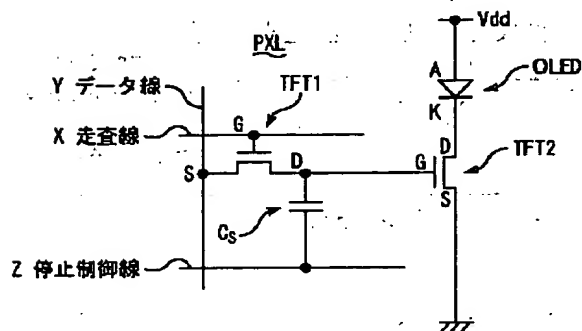
【図4】



【図8】

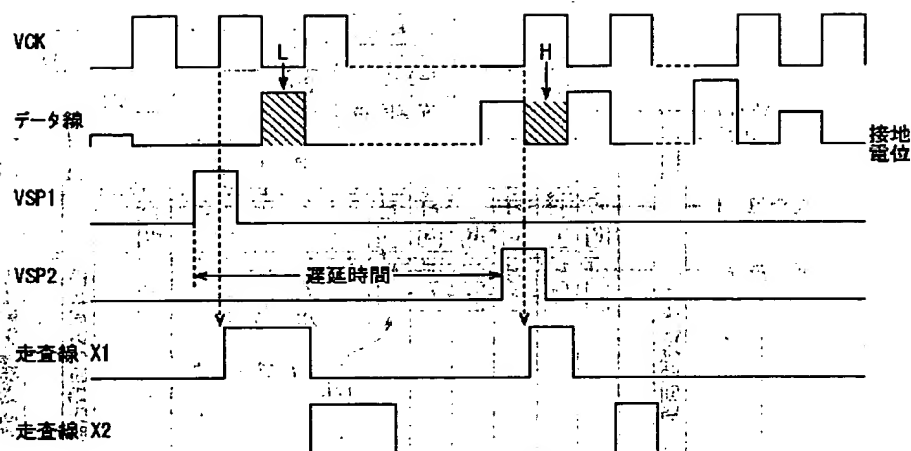


【図14】

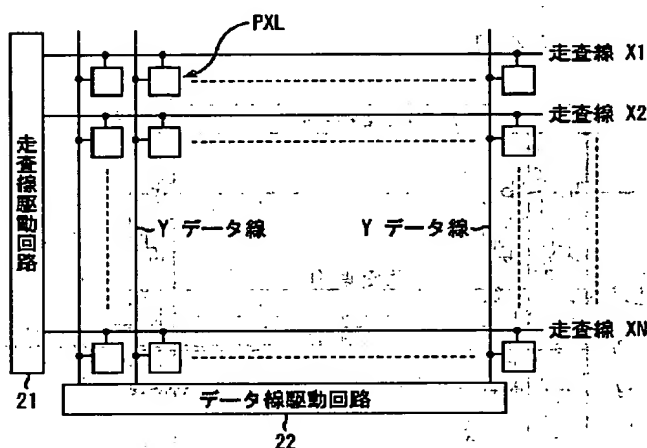


(16)

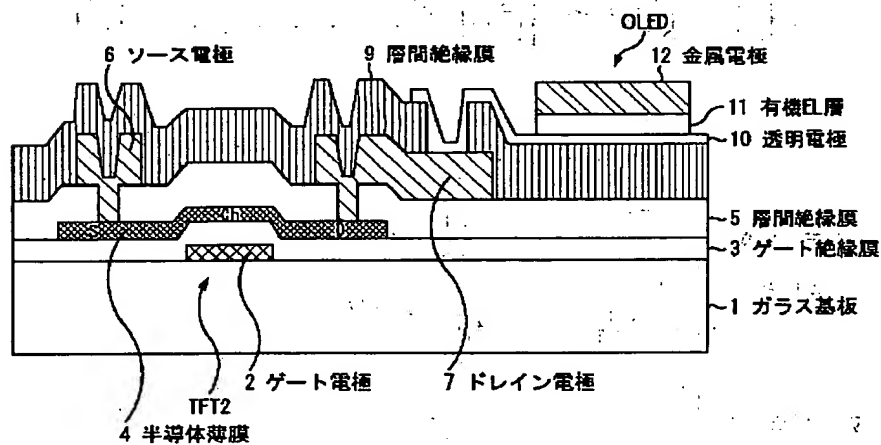
【図9】



【図11】

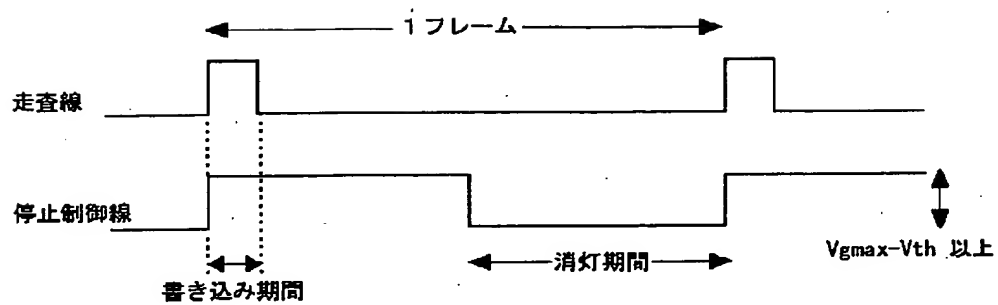


【図13】



(17)

【図15】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成14年7月31日(2002.7.31)

【公開番号】特開2001-60076(P2001-60076A)

【公開日】平成13年3月6日(2001.3.6)

【年通号数】公開特許公報13-601

【出願番号】特願2000-166170(P2000-166170)

【国際特許分類第7版】

G09G 3/30

3/20 624

642

【F I】

G09G 3/30

J

K

3/20 624 B

642 Z

642 L

【手続補正書】

【提出日】平成14年5月10日(2002.5.10)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】画像表示装置

【特許請求の範囲】

【請求項1】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、
各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、
各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、
各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、
同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する制御手段を有し、各画

素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御することを特徴とする画像表示装置。

【請求項2】 前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間で、発光素子を点灯状態から消灯状態に切り換える時点を調整可能であることを特徴とする請求項1記載の画像表示装置。

【請求項3】 前記制御手段は、絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに接続された第三の能動素子を含み、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、
該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられることを特徴とする請求項1記載の画像表示装置。

【請求項4】 前記制御手段は、該発光素子と直列に接続された第三の能動素子を含み、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、
該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられることを特徴とする請求項1記載の画像表示装置。

【請求項5】 各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接

(2)

続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、前記制御手段は、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯することを特徴とする請求項1記載の画像表示装置。

【請求項6】 前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯することを特徴とする請求項1記載の画像表示装置。

【請求項7】 各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、前記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯することを特徴とする請求項1記載の画像表示装置。

【請求項8】 前記制御手段は、各画素に輝度情報が書き込まれた後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御することを特徴とする請求項1記載の画像表示装置。

【請求項9】 同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することを特徴とする請求項1記載の画像表示装置。

【請求項10】 前記発光素子は有機エレクトロルミネッセンス素子であることを特徴とする請求項1記載の画像表示装置。

【請求項11】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含む画像表示装置の駆動方法であって、各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持し、同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯可能であり、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込ま

れる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御することを特徴とする画像表示装置の駆動方法。

【請求項12】 各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間で、発光素子を点灯状態から消灯状態に切り換える時点を調整可能であることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項13】 絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに第三の能動素子を接続し、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項14】 該発光素子と直列に第三の能動素子を接続し、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項15】 各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項16】 各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項17】 各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項18】 各画素に輝度情報が書き込まれた後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御することを特徴とする請求項11記載の画像表示装置の駆動方法

(3)

3

法。

【請求項19】 同一の走査線に赤、緑、青の各画素を共通に接続する一方、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項20】 前記発光素子は有機エレクトロルミネッセンス素子を用いることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項21】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、

各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、

各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、

各走査線に接続された各画素の発光素子を強制的に消灯する制御手段を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることによ

って、該発光素子の時間平均輝度を制御する画像表示装置であって、

同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することを特徴とする画像表示装置。

【請求項22】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、

各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含む画像表示装置の駆動方法であって、

各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持し、

各走査線に接続された各画素の発光素子を強制的に消灯

4

可能であり、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御する駆動方法であって、同一の走査線に赤、緑、青の各画素を共通に接続する一方、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することを特徴とする画像表示装置の駆動方法。

【請求項23】 画素に第一の輝度情報が書き込まれてから新たな第二の輝度情報が書き込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置において、

所定の走査サイクルでそれぞれの画素を選択する走査線と、

該走査線に直交する方向に形成され、上記画素を点灯する為の輝度情報を与えるデータ線と、

上記走査線により制御され、上記輝度情報を取り込む第一の能動素子と、

上記輝度情報を、上記画素の駆動に用いる電気信号に転換する第二の能動素子とを有し、

上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御する制御手段

を有していることを特徴とする画像表示装置。

【請求項24】 上記制御手段は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能であることを特徴とする請求項23記載の画像表示装置。

【請求項25】 上記第二の能動素子は、絶縁ゲート型電界効果トランジスタであり、

上記制御手段は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を有し、

該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項23記載の画像表示装置。

【請求項26】 上記制御手段は、上記第二の能動素子に直列に設けられた第三の能動素子を有し、

該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項23記載の画像表示装置。

【請求項27】 上記画素は発光素子を含み、

上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続され、

上記制御手段は、上記参照電位を可変制御することにより上記発光素子を消灯させることを特徴とする請求項23記載の画像表示装置。

【請求項28】 上記制御手段は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素

50

(4)

5

に供給することにより、該画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項29】 各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

上記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項30】 上記制御手段は、上記走査線毎に上記画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項31】 上記画素は、青、緑、赤色の発光素子を有し、

上記制御手段は、該青、緑、赤色の発光素子を異なる時間で消灯可能であることを特徴とする請求項23記載の画像表示装置。

【請求項32】 上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、
各画素は、電流によって発光する有機物を利用した発光素子を有することを特徴とする請求項23記載の画像表示装置。

【請求項33】 上記走査線を順次選択する為の垂直クロックが入力される走査線駆動回路を備え、

上記制御手段は、上記垂直クロックを所定の期間遅延した垂直クロックが入力され、上記走査線又はこれと平行に設けた制御線を選択する制御回路を有し、

上記走査線は、上記走査線駆動回路により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、

該点灯後、該制御回路により上記遅延された垂直クロックに同期して、上記一走査期間内で上記制御線を介し該画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項34】 上記データ線に輝度情報を与えるデータ線駆動回路を有し、

上記走査線駆動回路の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、

上記制御回路の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力されることを特徴とする請求項33記載の画像表示装置。

【請求項35】 画素に第一の輝度情報が書込まれてから新たな第二の輝度情報が書込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置の駆動方法において、

走査線を介し、所定の走査サイクルでそれぞれの画素を

6

選択する手順と、

該走査線に直交する方向に形成されたデータ線を介し、上記画素を点灯する為の輝度情報を与える手順と、

上記走査線により制御される第一の能動素子で上記輝度情報を画素に取り込む手順と、

第二の能動素子により、上記輝度情報を、上記画素の駆動に用いる電気信号に転換する手順と、

上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御する制御手順とを行なうことを特徴とする画像表示装置の駆動方法。

10 【請求項36】 上記制御手段は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能であることを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項37】 上記第二の能動素子は、絶縁ゲート型電界効果トランジスタを用いており、
上記制御手段は、該絶縁ゲート型電界効果トランジスタのゲードに接続された第三の能動素子を用いて行ない、

20 該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項38】 上記制御手段は、上記第二の能動素子に直列に設けられた第三の能動素子を用い、

該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項39】 上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続されており、

30 上記制御手段は、上記参照電位を可変制御することにより上記発光素子を消灯させることを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項40】 上記制御手段は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯することを特徴とする請求項35記載の画像表示装置の駆動方法。

40 【請求項41】 各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

上記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して画素を消灯することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項42】 上記制御手段は、上記走査線毎に上記画素を消灯することを特徴とする請求項35記載の画像表示装置の駆動方法。

50

(5)

7

【請求項 4 3】 上記画素は、青、緑、赤色の発光素子を有し、

上記制御手順は、該青、緑、赤色の発光素子を異なる時間で消灯可能であることを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 4】 上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、
各画素は、電流によって発光する有機物を利用した発光素子を有することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 5】 上記走査線を順次選択する為の垂直クロックを入力する走査線駆動手順と、

上記垂直クロックを所定の期間遅延した垂直クロックを入力して、上記走査線又は来れたと平行に設けた制御線を選択する制御手順とを行ない、

上記走査線は、上記走査線駆動手順により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、

該点灯後、該制御手順により上記遅延された垂直クロックに同期して、上記一走査期間内で上記走査線又は制御線を介し該画素を消灯することを特徴とする請求項 3 5 記載の画像表示装置の駆動方法。

【請求項 4 6】 上記データ線に輝度情報を与えるデータ線駆動手順を含み、

上記走査線駆動手順の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、

上記制御手順の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力されることを特徴とする請求項 4 5 記載の画像表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、信号によって輝度が制御される画素を備えた画像表示装置に関する。例えば、有機エレクトロルミネッセンス (EL) 素子等の、電流によって輝度が制御される発光素子を各画素毎に備えた画像表示装置に関する。より詳しくは、各画素内に設けられた絶縁ゲート型電界効果トランジスタ等の能動素子によって発光素子に供給する電流量が制御される、所謂アクティブマトリクス型の画像表示装置に関する。

【0002】

【従来の技術】 一般に、アクティブマトリクス型の画像表示装置では、多数の画素をマトリクス状に並べ、与えられた輝度情報に応じて画素毎に光強度を制御することによって画像を表示する。電気光学物質として液晶を用いた場合には、各画素に書き込まれる電圧に応じて画素の透過率が変化する。電気光学物質として有機エレクトロルミネッセンス材料を用いたアクティブマトリクス型

8

の画像表示装置でも、基本的な動作は液晶を用いた場合と同様である。しかし液晶ディスプレイと異なり、有機 EL ディスプレイは各画素に発光素子を有する、所謂自発光型であり、液晶ディスプレイに比べて画像の視認性が高い、バックライトが不要、応答速度が速い等の利点を有する。個々の発光素子の輝度は電流量によって制御される。即ち、発光素子が電流駆動型或いは電流制御型であるという点で液晶ディスプレイ等とは大きく異なる。

【0003】 液晶ディスプレイと同様、有機 EL ディスプレイもその駆動方式として単純マトリクス方式とアクティブマトリクス方式とが可能である。前者は構造が単純であるものの大型且つ高精細のディスプレイの実現が困難であるため、アクティブマトリクス方式の開発が盛んに行われている。アクティブマトリクス方式は、各画素に設けた発光素子に流れる電流を画素内部に設けた能動素子 (一般には、絶縁ゲート型電界効果トランジスタの一種である薄膜トランジスタ、以下 TFT と呼ぶ場合がある) によって制御する。このアクティブマトリクス方式の有機 EL ディスプレイは例えば特開平 8-234683 号公報に開示されており、一画素分の等価回路を図 10 に示す。画素 PXL は発光素子 OLED、第一の薄膜トランジスタ TFT1、第二の薄膜トランジスタ TFT2 及び保持容量 Cs からなる。発光素子は有機エレクトロルミネッセンス (EL) 素子である。有機 EL 素子は多くの場合整流性があるため、OLED (有機発光ダイオード) と呼ばれることがあり、図では発光素子 OLED としてダイオードの記号を用いている。但し、発光素子は必ずしも OLED に限るものではなく、素子に流れる電流量によって輝度が制御されるものであればよい。また、発光素子に必ずしも整流性が要求されるものではない。図示の例では、TFT2 のソース S を基準電位 (接地電位) とし、発光素子 OLED のアノード A (陽極) は V_{dd} (電源電位) に接続される一方、カソード K (陰極) は TFT2 のドレイン D に接続されている。一方、TFT1 のゲート G は走査線 X に接続され、ソース S はデータ線 Y に接続され、ドレイン D は保持容量 Cs 及び TFT2 のゲート G に接続されている。

【0004】 PXL を動作させるために、まず、走査線 X を選択状態とし、データ線 Y に輝度情報を表すデータ電位 V_{data} を印加すると、TFT1 が導通し、保持容量 Cs が充電又は放電され、TFT2 のゲート電位はデータ電位 V_{data} に一致する。走査線 X を非選択状態とすると、TFT1 がオフになり、TFT2 は電気的にデータ線 Y から切り離されるが、TFT2 のゲート電位は保持容量 Cs によって安定に保持される。TFT2 を介して発光素子 OLED に流れる電流は、TFT2 のゲート/ソース間電圧 V_{gs} に応じた値となり、発光素子 OLED は TFT2 から供給される電流量に応じた輝度で発光し続ける。

(6)

9

【0005】本明細書では、走査線Xを選択してデータ線Yの電位を画素内部に伝える操作を、以下「書き込み」と呼ぶ。さて、TFT2のドレイン/ソース間に流

$$I_{ds} = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{gs} - V_{th})^2 \\ = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{data} - V_{th})^2 \dots (1)$$

ここで C_{ox} は単位面積辺りのゲート容量であり、以下の式で与えられる。

$$C_{ox} = \epsilon_0 \cdot \epsilon_r / d \dots (2)$$

式(1)及び(2)中、 V_{th} はTFT2の閾値を示し、 μ はキャリアの移動度を示し、 W はチャネル幅を示し、 L はチャネル長を示し、 ϵ_0 は真空の誘電率を示し、 ϵ_r はゲート絶縁膜の比誘電率を示し、 d はゲート絶縁膜の厚みである。

【0006】式(1)によれば、画素PXLへ書き込む電位 V_{data} によって I_{ds} を制御でき、結果として発光素子OLEDの輝度を制御できることになる。ここで、TFT2を飽和領域で動作させる理由は次の通りである。即ち、飽和領域においては I_{ds} は V_{gs} のみによって制御され、ドレイン/ソース間電圧 V_{ds} には依存しないため、OLEDの特性ばらつきにより V_{ds} が変動しても、所定量の電流 I_{ds} をOLEDに流すことができるからである。

【0007】上述したように、図10に示した画素PXLの回路構成では、一度 V_{data} の書き込みを行えば、次に書き換えられるまで一走査サイクル(一フレーム)の間、OLEDは一定の輝度で発光を継続する。このような画素PXLを図11のようにマトリクス状に多数配列すると、アクティブマトリクス型画像表示装置を構成することができる。図11に示すように、従来の画像表示装置は、所定の走査サイクル(例えばNTSC規格に従ったフレーム周期)で画素PXLを選択するための走査線X1乃至XNと、画素PXLを駆動するための輝度情報(データ電位 V_{data})を与えるデータ線Yとがマトリクス状に配設されている。走査線X1乃至XNは走査線駆動回路21に接続される一方、データ線Yはデータ線駆動回路22に接続される。走査線駆動回路21によって走査線X1乃至XNを順次選択しながら、データ線駆動回路22によってデータ線Yから V_{data} の書き込みを繰り返すことにより、所望の画像を表示することができる。単純マトリクス型の画像表示装置では、各画素PXLに含まれる発光素子は、選択された瞬間にのみ発光するのに対し、図11に示したアクティブマトリクス型画像表示装置では、書き込み終了後も各画素PXLの発光素子が発光を継続するため、単純マトリクス型に比べ発光素子のピーク輝度(ピーク電流)を下げられるなどの点で、取り分け大型高精細のディスプレイでは有利となる。

【0008】図12は、従来の画素構造の他の例を示す等価回路図であり、図10に示した先の従来例と対応する部分には対応する参照番号を付して理解を容易にして

10

まれる電流を I_{ds} とすると、これがOLEDに流れる駆動電流である。TFT2が飽和領域で動作するものとすると、 I_{ds} は以下の式で表される。

いる。先の従来例がTFT1及びTFT2としてNチャネル型の電界効果トランジスタを使っていたのに対し、この従来例ではPチャネル型の電界効果トランジスタを使っている。従って、図10の回路構成とは逆に、OLEDのカソードKが負電位の V_{dd} に接続し、アノードAがTFT2のドレインDに接続している。

【0009】図13は、図12に示した画素PXLの断面構造を模式的に表している。但し、図示を容易にするため、OLEDとTFT2のみを表している。OLEDは、透明電極10、有機EL層11及び金属電極12を順に重ねたものである。透明電極10は画素毎に分離しておりOLEDのアノードAとして機能し、例えばITO等の透明導電膜からなる。金属電極12は画素間で共通接続されており、OLEDのカソードKとして機能する。即ち、金属電極12は所定の電源電位 V_{dd} に共通接続されている。有機EL層11は例えば正孔輸送層と電子輸送層とを重ねた複合膜となっている。例えば、アノードA(正孔注入電極)として機能する透明電極10の上に正孔輸送層としてDiamyneを蒸着し、その上に電子輸送層としてAlq3を蒸着し、更にその上にカソードK(電子注入電極)として機能する金属電極12を成膜する。尚、Alq3は、8-hydroxyquinoline aluminumを表している。このような積層構造を有するOLEDは一例に過ぎない。かかる構成を有するOLEDのアノード/カソード間に順方向の電圧(10V程度)を印加すると、電子や正孔等キャリアの注入が起こり、発光が観測される。OLEDの動作は、正孔輸送層から注入された正孔と電子輸送層から注入された電子より形成された励起子による発光と考えられる。

【0010】一方、TFT2はガラス等からなる基板1の上に形成されたゲート電極2と、その上面に重ねられたゲート絶縁膜3と、このゲート絶縁膜3を介してゲート電極2の上方に重ねられた半導体薄膜4とからなる。この半導体薄膜4は例えば多結晶シリコン薄膜からなる。TFT2はOLEDに供給される電流の通路となるソースS、チャネルCh及びドレインDを備えている。チャネルChは丁度ゲート電極2の直上に位置する。このボトムゲート構造のTFT2は層間絶縁膜5により被覆されており、その上にはソース電極6及びドレイン電極7が形成されている。これらの上には別の層間絶縁膜9を介して前述したOLEDが成膜されている。

【0011】

【発明が解決しようとする課題】上述したアクティブマトリクス型のELディスプレイを構成する上で、解決す

(7)

11

べき第一の課題は、OLEDに流れる電流量を制御する能動素子であるTFT2の設計自由度が小さく、場合によっては画素寸法に合わせた実用的な設計が困難になる。又、解決すべき第二の課題は画面全体の表示輝度を自在に調整することが困難であることである。これらの課題を、図10乃至13に示した従来例について具体的な設計パラメータを挙げながら説明する。典型的な設計例では、画面寸法が20cm×20cm、行の数(走査線本数)が1000、列の数(データ線の本数)が1000、画素寸法が $S=200\mu\text{m}\times 200\mu\text{m}$ 、ピーク*

$$\text{チャンネル長: } L = \{W \cdot / (2 \cdot I_p)\} \cdot \mu \cdot C_{ox} \cdot V_p^2 = 270\mu\text{m} \quad (3)$$

【0012】ここでまず問題なのは、式(3)で与えられるチャンネル長 L が、画素サイズ($S=200\mu\text{m}\times 200\mu\text{m}$)に匹敵するか乃至はこれを上回る寸法であるということである。式(3)に示すように、ピーク電流 I_p はチャンネル長 L に反比例する。上記例ではピーク電流 I_p を動作に必要な十分な $0.8\mu\text{A}$ 程度に抑えるため、チャンネル長 L を $270\mu\text{m}$ まで長くしなければならない。これでは、画素内におけるTFT2の占有面積が20大きくなり、発光領域を狭める結果となるため好ましくないばかりでなく、画素の微細化が困難になる。本質的な問題は、要求される輝度(ピーク電流)と半導体プロセスのパラメータ等が与えられると、TFT2の設計自由度は殆ど無いということである。即ち、上記例でチャンネル長 L を小さくするためには、式(3)から明らかにようにまずチャンネル幅 W を小さくすることが考えられる。しかし、プロセス上チャンネル幅 W の微細化に限界があり、現在の薄膜トランジスタプロセスにおいては上記程度より大幅に微細化することが困難である。別の方法として、駆動電圧のピーク値 V_p を小さくすることが考えられる。しかし、その場合、階調制御を行うためには、OLEDの発光強度を極めて小さな駆動電圧幅で制御する必要が生じる。例えば $V_p=5\text{V}$ の場合においても、発光強度を64階調で制御しようとするれば、1階調当たりの電圧ステップは平均で $5\text{V}/64=80\text{mV}$ 程度となる。これを更に小さくすることは、僅かなノイズやTFT特性のばらつきによって、画像の表示品質が影響される結果となる。従って、駆動電圧のピーク値 V_p を小さくすることにも限界がある。別の解決法としては、式(3)に表れるキャリア移動度 μ 等のプロセスパラメータを適当な値に設定することが考えられる。しかし、プロセスパラメータを都合のよい値に精度よく制御することは一般に困難であり、そもそも設計しようとする画像表示装置の仕様に合わせて製造プロセスを構築することは経済的に全く現実的でない。このように、従来のアクティブマトリクス型ELディスプレイでは、画素設計の自由度が乏しく、実用的な設計を行うことが困難である。

【0013】上述した第一の問題点とも関連するが、第

12

*輝度が $B_p=200\text{cd}/\text{m}^2$ 、発光素子の効率が $E=100\text{cd}/\text{A}$ 、TFT2のゲート絶縁膜の厚みが $d=100\text{nm}$ 、ゲート絶縁膜の比誘電率が $\epsilon_r=3.9$ 、キャリア移動度が $\mu=100\text{cm}^2/\text{V}\cdot\text{s}$ 、画素当たりのピーク電流が $I_p=B_p/E\times S=0.8\mu\text{A}$ 、 $|V_{gs}-V_{th}|$ (駆動電圧)のピーク値が $V_p=5\text{V}$ である。このような設計例でピーク電流 I_p を供給するため、TFT2の設計例としては、前述した式(1)及び(2)から、以下ようになる。

$$\text{チャンネル幅: } W=5\mu\text{m}$$

二の問題点として、アクティブマトリクス型のELディスプレイでは画面全体の表示輝度を任意に制御することが困難である。一般に、テレビジョン等の画像表示装置においては画面全体の表示輝度を自在に調整し得ることが、実用上欠くことのできない要件である。例えば周囲が明るい状況下で画像表示装置を使用する場合には画面輝度を高くし、逆に暗い状況下で画像表示装置を使用する場合には画面輝度を低く抑えることが自然である。このような画面輝度の調節は、例えば液晶ディスプレイにおいてはバックライトの電力を変化させることにより容易に実現できる。又、単純マトリクス型のELディスプレイにおいては、アドレス時の駆動電流を調整することにより、比較的簡単に画面輝度を調節可能である。

【0014】ところが、アクティブマトリクス型の有機ディスプレイにおいては、画面全体としての表示輝度を任意に調節することは困難である。前述したように、表示輝度はピーク電流 I_p に比例し、 I_p はTFT2のチャンネル長 L に反比例する。従って、表示輝度を下げるためにはチャンネル長 L を大きくすればよいが、これは使用者が任意に表示輝度を選ぶ手段とはなりえない。実現可能な方法として、輝度を下げるために駆動電圧のピーク値 V_p を小さくすることが考えられる。しかし、 V_p を下げるとノイズ等の原因で画質の劣化を招く。逆に輝度を上げたい場合に、駆動電圧のピーク値 V_p を大きくしようとしても、TFT2の耐圧等による上限があることは言うまでもない。

【0015】

【課題を解決する為の手段】上述した従来の技術の課題に鑑み、本発明は画素内部の能動素子の設計自由度を増して良好な設計を可能たらしめるとともに、画面輝度を自在且つ簡便に調整することが可能な画像表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち、所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、各画素は、供給される電流量によって輝度に変化する発光素子と、走査線によって制御され且つデータ線から与え

(8)

13

られた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御することを特徴とする。

【0016】好ましくは、前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間で、発光素子を点灯状態から消灯状態に切り換える時点を調整可能である。一実施形態では、前記制御手段は、絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに接続された第三の能動素子を含み、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられる。他の実施形態では、前記制御手段は、該発光素子と直列に接続された第三の能動素子を含み、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられる。別の実施形態では、各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、前記制御手段は、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯する。更に別の実施形態では、前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯する。更に別の実施形態では、各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、前記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯する。更に別の実施形態では、前記制御手段は、各画素に輝度情報が書き込まれ

14

た後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御する。更に別の実施形態では、同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯する。なお、好ましくは、前記発光素子は、有機エレクトロルミネッセンス素子である。

【0017】本発明は、又、画素に第一の輝度情報が書き込まれてから新たな第二の輝度情報が書き込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置において、所定の走査サイクルでそれぞれの画素を選択する走査線と、該走査線に直交する方向に形成され、上記画素を点灯する為の輝度情報を与えるデータ線と、上記走査線により制御され、上記輝度情報を取り込む第一の能動素子と、上記輝度情報を、上記画素の駆動に用いる電気信号に転換する第二の能動素子とを有し、上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御する制御手段を有していることを特徴とする。好ましくは、上記制御手段は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能である。又、上記第二の能動素子は、絶縁ゲート型電界効果トランジスタであり、上記制御手段は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を有し、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御される。又、上記制御手段は、上記第二の能動素子に直列に設けられた第三の能動素子を有し、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御される。又、上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続され、上記制御手段は、上記参照電位を可変制御することにより上記発光素子を消灯させる。又、上記制御手段は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯する。又、各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、上記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して画素を消灯する。又、上記制御手段は、上記走査線毎に上記画素を消灯する。又、上記画素は、青、緑、赤色の発光素子を有し、上記制御手段は、該青、緑、赤色の発光素子を異なる時間で消灯可能である。又、上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、各画素は、電流によって発光する有機物を利用した発光素子を有する。又、上記走査線を順次選択する為の垂直クロックが

(9)

15

入力される走査線駆動回路と、上記垂直クロックを所定の期間遅延した垂直クロックが入力され、上記走査線又はこれと平行に設けた制御線を選択する制御回路とを有し、上記走査線は、上記走査線駆動回路により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、該点灯後、該制御回路により上記遅延された垂直クロックに同期して、上記一走査期間内で上記走査線又は制御線を介し該画素を消灯する。更に、上記データ線に輝度情報を与えるデータ線駆動回路を有し、上記走査線駆動回路の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、上記制御回路の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力される。

【0018】本発明によれば、画像表示装置は走査線単位で輝度情報を各画素に書き込んだあと、次の走査線サイクル（フレーム）の輝度情報が新たに書き込まれる以前に、走査線単位で各画素に含まれる発光素子を一括して消灯する。これによれば、輝度情報の書き込み後発光素子の点灯から消灯するまでの時間を調節できることになる。即ち、一走査サイクルにおける発光時間の割合（デューティ）を調節できることになる。発光時間（デューティ）の調節は等価的に各発光素子のピーク電流 I_p を調節することに相当する。よって、デューティを調節することにより簡便且つ自在に表示輝度を調整することが可能である。更に重要な点は、デューティを適切に設定することで、等価的に I_p を大きくすることができる。例えば、デューティを $1/10$ にすると、 I_p を 10 倍にしても同等の輝度が得られる。 I_p を 10 倍にすれば TFT のチャネル長 L を $1/10$ にすることができる。このように、デューティを適当に選ぶことで画素に含まれる TFT の設計自由度が増し、実用的な設計を行うことが可能になる。

【0019】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図 1 は、本発明にかかる画像表示装置の第一実施形態の一例を表しており、一画素分の等価回路図である。尚、図 1.0 に示した従来の画素構造と対応する部分には対応する参照番号を付して理解を容易にしている。図示するように、本画像表示装置は、所定の走査サイクル（フレーム）で画素 PXL を選択するための走査線 X と、画素 PXL を駆動するための輝度情報を与えるデータ線 Y とがマトリクス状に配設されている。走査線 X とデータ線 Y の交差部に形成された画素 PXL は、発光素子 OLED と、第一の能動素子である TFT 1 と、第二の能動素子である TFT 2 と、保持容量 C_s とを含む。発光素子 OLED は供給される電流量によって輝度に変化する。TFT 1 は走査線 X によって制御され且つデータ線 Y から与えられた輝度情報を画素

16

PXL に含まれた保持容量 C_s に書き込む。TFT 2 は C_s に書き込まれた輝度情報に応じて発光素子 OLED に供給する電流量を制御する。PXL への輝度情報の書き込みは、走査線 X が選択された状態で、データ線 Y に輝度情報に応じた電気信号（データ電位 V_{data} ）を印加することによって行われる。画素 PXL に書き込まれた輝度情報は走査線 X が非選択となったあと保持容量 C_s に保持され、発光素子 OLED は保持された輝度情報に応じた輝度で点灯を維持可能である。本発明の特徴事項として、同一の走査線 X に接続された各画素 PXL の発光素子 OLED を少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素 PXL に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることによって、該発光素子の時間平均輝度を制御する。本実施形態では制御手段が、TFT 2 のゲート G に接続された TFT 3（第三の能動素子）を含み、TFT 3 のゲート G に与える制御信号により TFT 2 のゲート電位を制御して、OLED を消灯することが可能である。この制御信号は、走査線 X と平行に設けた停止制御線 Z を介して対応する走査線上の各画素 PXL に含まれる TFT 3 に与えられる。制御信号に応じて TFT 3 をオン状態にすることにより、保持容量 C_s が放電されて、TFT 2 の V_{gs} が $0V$ となり、OLED に流れる電流を遮断することができる。TFT 3 のゲート G は走査線 X に対応した停止制御線 Z に共通接続されており、停止制御線 Z 単位で発光停止制御を行うことができる。

【0020】図 2 は、図 1 に示した PXL をマトリクス上に配列した画像表示装置の全体構成を示す回路図である。図示するように、走査線 X_1, X_2, \dots, X_N が行状に配列され、データ線 Y が列状に配列されている。各走査線 X とデータ線 Y の交差部に画素 PXL が形成されている。又、走査線 X_1, X_2, \dots, X_N と平行に、停止制御線 Z_1, Z_2, \dots, Z_N が形成されている。走査線 X は走査線駆動回路 21 に接続されている。走査線駆動回路 21 はシフトレジスタを含んでおり、垂直クロック VCK に同期して垂直スタートパルス VSP_1 を順次転送することにより、走査線 X_1, X_2, \dots, X_N を一走査サイクル内で順次選択する。一方、停止制御線 Z は停止制御線駆動回路 23 に接続されている。この駆動回路 23 もシフトレジスタを含んでおり、VCK に同期して垂直スタートパルス VSP_2 を順次転送することにより、停止制御線 Z に制御信号を出力する。尚、 VSP_2 は遅延回路 24 により所定時間だけ VSP_1 から遅延処理されている。データ線 Y はデータ線駆動回路 22 に接続されており、走査線 X の線順次走査に同期して、各データ線 Y に輝度情報に対応した電気信号を出力する。この場合、データ線駆動回路 22 は、いわゆる線順次駆動を行ない、選択された画素の行に対して一斉に電気信号を供給する。或いは、データ線駆動回路 22 は、いわゆ

(10)

17

る点順次駆動を行ない、選択された画素の行に対して順次電気信号を供給しても良い。いずれにしても、本発明は、線順次駆動と点順次駆動の両者を包含している。

【0021】図3は、図2に示した本発明の第一実施形態にかかる画像表示装置の動作説明に供するタイミングチャートである。まず、垂直スタートパルスVSP1が走査線駆動回路21及び遅延回路24に入力される。走査線駆動回路21はVSP1の入力を受けたあと、垂直クロックVCKに同期して走査線X1, X2, ..., XNを順次選択し、走査線単位で輝度情報が画素PXLに書き込まれていく。各画素PXLは書き込まれた輝度情報に応じた強度で発光を開始する。VSP1は遅延回路24で遅延され、VSP2として停止制御線駆動回路23に入力される。停止制御線駆動回路23はVSP2を受けたあと、垂直クロックVCKに同期して停止制御線Z1, Z2, ..., ZNを順次選択し、発光が走査線単位で停止していく。

$$\text{チャンネル長: } L = \{W \cdot / (2 \cdot I_p)\} \cdot \mu \cdot C_{ox} \cdot V_p^2 = 270 \mu m$$

これらのTFT2のサイズは、発光素子のデューティが1の場合に相当している。これに対し、本発明にかかる画像表示装置では上述したようにデューティを予め所望の値に設定しておくことができる。例えば、デューティを0.1とすることができる。この場合本発明による設計例として、図1に示したTFT2のサイズを以下のように縮小できる。

$$\text{チャンネル幅: } W = 5 \mu m$$

$$\text{チャンネル長: } L = 270 \mu m \times 0.1 = 27 \mu m$$

その他のパラメータは図10に示した従来例と同一とする。この場合、発光時にOLEDに流れる電流は式

(1)に従って10倍となるが、デューティを0.1とじているため、時間平均での駆動電流は、従来例と同じになる。有機EL素子では、電流と輝度とは通常比例関係にあるので、時間平均の発光輝度は、従来例と本発明とで同等になる。一方、本発明の設計例においては、TFT2のチャンネル長Lが従来例の1/10と大幅に小型化されている。これにより、画素内部に於けるTFT2の占有率が大幅に下がり、その結果有機EL素子の占有面積(発光領域)を大きく取ることができるので、画像品位が向上する。又、画素の微細化も容易に実現可能となる。

【0024】図4は、本発明にかかる画像表示装置の第二実施形態の一例を示す全体回路構成図である。図2に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。第一実施形態がモノクロの画像表示装置であるのに対し、本実施形態はカラーの画像表示装置であり、RGB三原色が割り当てられた画素PXLが集積形成されている。本実施形態では、同一の走査線Xに赤、緑、青の各画素PXLを共通に接続する一方、停止制御線ZR、ZG、及びZBに赤、緑、青の各画素を別々に接続している。これにより、

18

*【0022】図1乃至図3に示した第一実施形態によれば、各画素PXLが発光するのは輝度情報が書き込まれてから発光停止制御信号によって発光が停止するまでの間、即ち概ね遅延回路24によって設定された遅延時間分である。その遅延時間を τ とし、一走査サイクル(一フレーム)の時間をTとすると、画素が発光している時間的割合即ちデューティは概ね τ/T となる。発光素子の時間平均輝度はこのデューティに比例して変化する。従って、遅延回路24を操作して遅延時間 τ を変更することにより、ELディスプレイの画面輝度を簡便且つ幅広い範囲で可変調整することができる。

【0023】更に、輝度の制御が容易になることは、画素回路の設計自由度を増し、より良好な設計を行うことが可能になる。図10に示した従来の画像表示装置の画素設計例では、TFT2のサイズを以下のように決めていた。

$$\text{チャンネル幅: } W = 5 \mu m$$

赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯できるようにしている。具体的には、RGB三色の画素PXLに対応して、三個の停止制御線駆動回路23R, 23G, 23Bが別々に設けられている。又、これらの停止制御線駆動回路23R, 23G, 23Bに対応して、夫々別々に遅延回路24R, 24G, 24Bが設けられている。従って、RGB別々に、VSP1の遅延時間を設定でき、VSP2R, VSP2G, VSP2Bを対応する停止制御線駆動回路23R, 23G, 23Bに供給可能である。停止制御線駆動回路23Rによって制御される停止制御線ZRには、赤色画素(R)が接続され、停止制御線駆動回路23Gによって制御される停止制御線ZGには、緑色画素(G)が接続され、停止制御線駆動回路23Bによって制御される停止制御線ZBには、青色画素(B)が接続される。かかる構成によれば、RGBの各色毎に、輝度を調節できる。従って、遅延回路24R, 24G, 24Bの遅延時間を適切に調整することで、カラー画像表示装置の色度調節が容易になり、カラーバランスを簡単にとることが可能である。即ち、画面を観察して赤み成分が強すぎる場合には、遅延回路24Rの遅延時間を調節し、赤色に対応するデューティを相対的に小さくすることで、赤み成分を弱めることが可能である。

【0025】図5は本発明にかかる画像表示装置の第三実施形態の一例を示す一画素分の等価回路図であり、図1に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態は発光素子OLEDと直列に接続されたTFT3(第三の能動素子)を含み、TFT3に与える制御信号に応じて発光素子OLEDに流れる電流を遮断することが可能である。制御信号は、走査線Xと平行に設けた停止制御線Zを介して同一走査線上の各画素PXLに含まれるTFT

(11)

19

3のゲートGに与えられる。本実施形態では、接地電位とTFT2との間にTFT3が挿入されており、TFT3のゲート電位の制御によって、OLEDに流れる電流をオン/オフすることができる。尚、TFT3を、TFT2とOLEDの間、或いはOLEDとV_{dd}との間に挿入することも可能である。

【0026】図6は、本発明にかかる画像表示装置の第四実施形態の一例を示す一画素分の等価回路図である。図10に示した従来例と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態では発光素子OLEDは整流作用を有する二端子素子からなり、一方の端子（カソードK）はTFT2に接続され、他方の端子（アノードA）は停止制御線Zに接続されている。同一走査線上の各画素では二端子素子のアノードAは停止制御線Zに共通接続され、異なる走査線間では電氣的に分離されている。この場合、二端子素子の共通接続された他方の端子（アノードA）の電位を停止制御線Zにより制御して、各OLEDを消灯する。但し、OLEDのアノードAは従来のように一定電位のV_{dd}に接続されるのではなく、停止制御線Zを介して外部からその電位が制御される。アノード電位を十分高い値とすれば、OLEDにはTFT2によって制御される電流が流れるが、OLEDは二端子素子で整流作用があるため、アノード電位を十分低い電位（例えば接地電位）とすることにより、OLEDに流れる電流をオフすることができる。

【0027】図7は、図6に示した第四実施形態の制御例を示すタイミングチャートである。一走査サイクル（一フレーム）をTで表している。一走査サイクルTの先頭に位置する書き込み期間（RT）で、全画素に対する輝度情報の書き込みを線順次で行う。即ち、この例では、一走査サイクルの一部を利用して高速に輝度情報を全ての画素に書き込んでいる。書き込みが完了したあと、停止制御線Zを一斉に制御して、各画素に含まれるOLEDをオンする。これにより、各画素のOLEDは書き込まれた輝度情報に応じて夫々発光を開始する。そのあと所定の遅延時間 τ が経過すると、全ての停止制御線Zを介して全てのOLEDのアノードAを接地電位に落とす。これにより、発光がオフになる。以上のような制御により、全画素単位でデューティ τ/T を調整可能である。尚、本発明はこれに限られるものではなく、少なくとも走査線単位で各画素のオン/オフを制御するようにしてもよい。以上のように、本制御例では、各画素に輝度情報が書き込まれたあと一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を目単位若しくは走査線単位で制御できる。

【0028】図8は、本発明にかかる画像表示装置の第五実施形態の一例を示す全体回路構成図であり、図11に示した従来例と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態は先の実施形

20

態と異なり、特別の停止制御線を設けることなく、走査線X1乃至X_Nを利用して各画素PXLのデューティ制御を行っている。このために、走査線駆動回路21とは別に制御回路23'を設けている。制御回路23'の各出力端子は対応する各アンドゲート回路28の一方の入力端子に接続されている。各アンドゲート回路28の出力端子は次段のオアゲート回路29の一方の入力端子を介して各走査線X1, X2, ..., X_Nに接続している。各アンドゲート回路28の他方の端子にはVCKが供給されている。なお、走査線駆動回路21の各出力端子は対応する各オアゲート回路29の他方の入力端子を介して各走査線X1, X2, ..., X_Nに接続している。又、VSP1は先の実施形態と同様に遅延回路24を介してVSP2となり、制御回路23'に供給される。一方、各データ線YはPチャネル型のTFT26を介してデータ線駆動回路22に接続されている。TFT26のゲートにはVCKが供給されている。又、各データ線Yの電位はNチャネル型のTFT27によっても制御できる。TFT27のゲートにもVCKが供給されている。このように、本画像表示装置の周辺回路構成は図11に示した従来例と異なるが、個々の画素PXLの回路構成は、図10に示した従来の画素回路構成と同一である。かかる構成により、制御回路23'は、各画素PXLに輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線Xを選択して各画素PXLにデータ線Yから輝度0を表す情報を書き込んで各画素PXLの発光素子OLEDを消灯することができる。

【0029】図9は、図8に示した第五実施形態の動作説明に供するタイミングチャートである。図示するように、垂直スタートパルスVSP1は走査線駆動回路21及び遅延回路24に入力される。走査線駆動回路21はVSP1を受け入れたあと、垂直クロックVCKに同期して走査線X1, X2, ..., X_Nを順次選択し、走査線単位で各画素PXLに輝度情報を書き込んでいく。各画素は書き込まれた輝度情報に応じた強度で発光を開始する。但し、本実施形態ではTFT26, 27を設けたことにより、各データ線YはVCK=H（ハイレベル）の期間で輝度0に相当する電位（この例では接地電位）となり、VCK=L（ローレベル）の期間において本来の輝度情報が与えられるようになっている。この関係は図9のVCKの波形にL, Hを付し、データ線の波形にハッチングを付して模式的に表してある。VSP1は遅延回路24で遅延されたあと、VSP2として制御回路23'に入力される。制御回路23'はVSP2を受け入れたあと、垂直クロックVCKに同期して動作するが、その出力はアンドゲート回路28に入力される。各アンドゲート回路28にはVCKが同時に入力されているので、制御回路23'の出力がH（ハイレベル）で且つVCK=H（ハイレベル）の時に走査線Xが選択される。

(12)

21

前述したように、 $VCK=H$ の期間は各データ線Yに輝度0に相当する電位が与えられているので、制御回路23によって選択された走査線Xに接続された画素は輝度0に相当する情報により発光が停止する。

【0030】図14は本発明にかかる画像表示装置の第六実施形態の一例を示す一画素分の等価回路図であり、図1に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。先の各実施形態では、画素の消灯を行うためにトランジスタを追加する必要のあるものが多いが、本実施形態は、追加のトランジスタが不要で、より実用的な構成になっている。図示するように、発光素子OLEDに供給する電流量を制御するトランジスタTFT2のゲートGに接続された容量素子Csの他方の端子が発光停止制御線Zに接続される。書き込み終了後、発光停止線Zの電位を（この図の例では）下げる。例えば、容量素子Csの容量がTFT2のゲート容量等と比べて十分大きい場合は、発光停止制御線Zの電位変化がすなわちTFT2のゲート電位の変化となる。従って、書き込み時のTFT2のゲート電位の最大値を V_{gmax} とした場合、発光停止制御線Zの電位を、書き込み時より $V_{gmax}-V_{th}$ 以上下げることによって、TFT2のゲート電位を V_{th} 以下にすることができ、従って発光素子OLEDは消灯する。実際にはTFT2のゲート容量等を考慮し、もう少し大きな振幅で制御することが望ましい。

【0031】図15は、図14に示した第六実施形態の動作説明に供するタイミングチャートである。図示するように、停止制御線は、走査線選択と概ね同時に高レベルとされ、書き込み終了後高レベルが保たれている期間、発光素子は書き込まれた輝度情報に応じた輝度にて発光状態となる。次のフレームで新たなデータが書き込まれる以前に停止制御線を低レベルにすると、発光素子は消灯する。

【0032】ところで、CRTにおいては表示画像は μsec オーダーで輝度が減衰するのに対し、アクティブマトリクス型のディスプレイでは一フレームの間画像を表示し続ける保持型の表示原理となっている。この為、動画表示を行なう場合、動画の輪郭に沿った画素はフレームの切り換わる直前まで画像を表示しており、これが人間の目の残像効果と相まって、次のフレームでもそこに像が表示されているかの如く感知する。これが、アクティブマトリクス型ディスプレイにおける動画表示の画質がCRTに比較し低くなる根本原因である。この解決策として、本発明にかかる駆動方法が効果的であり、画素を強制的に消灯して人間の目で感ずる残像を断ち切る技術を導入することで、動画質の改善を図ることが出来る。具体的には、アクティブマトリクス型のディスプレイにおいて、一フレームの前半で画像を表示する一方、一フレームの後半はあたかもCRT輝度が減衰するかの如くに、画像を消灯する方法を採用している。動画質改

22

善の為には、フレーム当たり、点灯と消灯のデューティを50%程度に設定する。更に高い動画質改善の為には、フレーム当たり、点灯と消灯のデューティを25%以下に設定すると良い。

【0033】

【発明の効果】以上説明したように、本発明によれば、各画素に輝度情報が書き込まれて発光が開始したあと、次のフレームの書き込みが行われる前に画素の発光を停止できるので、一フレーム内での発光時間の割合（デューティ）を変えることができ、これにより時間平均の表示輝度を簡便に調節することが可能である。更に重要なことは、デューティを自由に設定できることにより、時間平均の表示輝度を同じに保ったまま、発光時に発光素子に流れる電流量を適宜に設定する自由度が生じるため、発光素子に流れる電流量を制御する能動素子の設計に自由度が生ずる。この結果、より高品位な画像を提供可能な画像表示装置や、より小さな画素サイズの画像表示装置を設計することが可能になる。

【図面の簡単な説明】

【図1】本発明にかかる画像表示装置の第一実施形態を示す画素回路図である。

【図2】第一実施形態の全体回路構成図である。

【図3】第一実施形態のタイミングチャートである。

【図4】本発明にかかる画像表示装置の第二実施形態の全体回路構成図である。

【図5】本発明にかかる画像表示装置の第三実施形態を示す画素回路図である。

【図6】本発明にかかる画像表示装置の第四実施形態を示す画素回路図である。

【図7】第四実施形態のタイミングチャートである。

【図8】本発明にかかる画像表示装置の第五実施形態を示す全体回路構成図である。

【図9】第五実施形態のタイミングチャートである。

【図10】従来の画像表示装置の一例を示す画素回路図である。

【図11】従来の画像表示装置の全体回路構成図である。

【図12】従来の画像表示装置の他の例を示す画素回路図である。

【図13】従来の画像表示装置の構造を示す断面図である。

【図14】本発明にかかる画像表示装置の第六実施形態の一例を示す一画素分の等価回路図である。

【図15】図14に示した第六実施形態の動作説明に供するタイミングチャートである。

【符号の説明】

PXL・・・画素、OLED・・・発光素子、TFT1・・・第一能動素子、TFT2・・・第二能動素子、TFT3・・・第三能動素子、Cs・・・保持容量、X・・・走査線、Y・・・データ線、Z・・・停止制御線、

(13)

23

2 1 . . . 走査線駆動回路、2 2 . . . データ線駆動回路、2 3 . . . 停止制御線駆動回路、2 4 . . . 遅延回路

24